

价值线，16MHz STM8S 8 位 MCU，8K 字节闪存，
128 字节数据 EEPROM，10 位 ADC，3 个计时器，UART，
SPI，I²C

Datasheet - production data

Features

Core

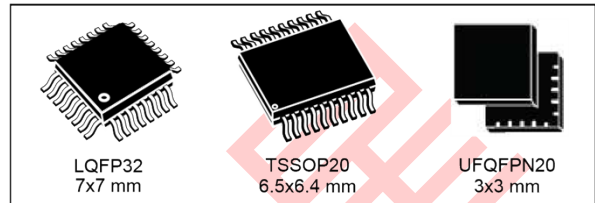
- 16 MHz advanced STM8 core with Harvard architecture and 3-stage pipeline
- Extended instruction set
回忆
- 程序内存：8 K 字节闪存；100 个周期后在 55°C 下保留数据 20 年
- RAM：1 Kbyte
- 数据存储器：128 字节的真实数据 EEPROM；续航时间高达 100k 的写入/擦除周期

时钟、重置和供应管理

- 2.95 V 至 5.5 V 工作电压
- 灵活的时钟控制，4 个主时钟源
 - 低功耗晶体谐振器振荡器
 - 外部时钟输入
 - 内部、用户可修剪的 16 MHz RC
 - 内部低功耗 128 kHz RC
- 带时钟监视器的时钟安全系统
- 电源管理
 - 低功耗模式（等待、主动停止、停止）
 - 单独关闭外围时钟
 - 永久活动、低消耗的开机和关机重置

中断管理

- 具有 32 个中断的嵌套中断控制器
- 6 个矢量上多达 27 个外部中断



2018 年 8 月

这是关于全面生产的产品信息。

计时器

- 高级控制计时器：16 位、4 个 CAPCOM 通道、3 个互补输出、死时插入和灵活同步
- 16 位通用计时器，带 3 个 CAPCOM 通道（IC、OC 或 PWM）
- 带有 8 位预缩放器的 8 位基本计时器
- 自动唤醒计时器
- 窗口和独立监管机构计时器

通信接口 • 用于同步操作的带时钟输出的 UART、智能卡、IrDA、LIN 主模式

- SPI 接口高达 8 Mbit/s
- I²C 接口高达 400 Kbit/s

模拟数字转换器（ADC）

- 10 位 ADC，±1 个 LSB ADC，最多 5 个多路复用通道，扫描模式和模拟看门狗

I/Os

- 32 针封装上多达 28 个 I/O，包括 21 个高沉输出 • 高度强大的 I/O 设计，对当前注射免疫

发展支持 • 用于快速片上编程和非侵入性调试的嵌入式单线接口模块（SWIM）

内容

内容

1 简介	9
2 描述	10
3 方框图	11
4 产品概述	12
4.1 中央处理单元 STM8	12
4.2 单线接口模块 (SWIM) 和调试模块 (DM)	13
4.3 中断控制器	13
4.4 闪存程序内存和数据 EEPROM	13
4.5 时钟控制器	15
4.6 电源管理	16
4.7 看门狗计时器	16
4.8 自动唤醒计数器	17
4.9 Beeper	17
4.10 TIM1 - 16 位高级控制定时器	17
4.11 TIM2 - 16 位通用计时器	17
4.12 TIM4 - 8 位基本计时器	18
4.13 模数转换器 (ADC1)	18
4.14 通信接口	18
4.14.1 UART1	19
4.14.2 SPI	19
4.14.3 I ² 字母 C	20
5 销图和销描述	21

.21



5.1

STM8S003K3 LQFP32 引脚和引脚描述.....22

5.2	STM8S003F3 TSSOP20/UFQFPN20 引脚和引脚描述.....	25
5.3	备用功能重新映射	29
6	内存和注册地图	30
6.1	记忆地图	30
6.2	注册地图	31
6.2.1	I/O 端口硬件注册地图	31
6.2.2	一般硬件寄存器地图	32
6.2.3	CPU/SWIM/调试模块/中断控制器寄存器.....	39
7	中断矢量映射	41
8	选项字节	42
	重新映射	
	位	
	44
9	电气特性	46
9.1	参数条件	46
9.1.1	最小值和最大值	46
9.1.2	典型值	46
9.1.3	典型的曲线	46
9.1.4	加载电容器	46



9.1.5 引脚输入电		
压	46
9.2	绝对最高评分	47
9.3	操作条件	49
9.3.1	VCAP 外部电容器	51
9.3.2	供应电流特	
性	51
9.3.3	外部时钟源和时间特征	61
9.3.4	内部时钟源和时序特性	63
9.3.5	记忆特	
征	65
9.3.6	I/O 端口引脚特性	66
9.3.7	重置销特	
性	75
9.3.8	SPI 串行外设接口	77
9.3.9	I ² C 接口特	
征	80
9.3.10	10 位 ADC 特性	82
9.3.11	EMC 特性	85
10 包裹信	88
息	88
10.1	LQFP32 软件包信	88
息	88
10.2	TSSOP20 软件包信息	91
10.3	UFQFPN20 包装信	
息	93
10.4	热特性	96
10.4.1	参考文件	96
10.4.2	选择产品温度范围	97

内容



11	订购信息98
12	STM8 开发工具99
	12.1 仿真和电路内调试工 具	99
	12.2 软件工具	100
	12.2.1 STM8 工具集	100
	12.2.2C 和装配工具 链	100
	12.3 编程工具	100
13	修订历史	101



表格列表

表 1。	STM8S003F3/K3 价 值 线 特 征.....	10
表 2。	CLK_PCKENR1/2 寄存器中的外围时钟门控位分配。	15
表 3。	TIM 计 时 器 功 能.....	18
表 4。	STM8S003F3/K3 引脚描述表的传说/缩写。	21
表 5。	STM8S003K3 描述.....	22
表 6。	STM8S003F3 引 脚 描 述.....	27
表 7。	闪 存 、 数 据 EEPROM 和 RAM 边 界 地 址.....	31
表 8。	I/O 端 口 硬 件 注 册 地 图.....	31
表 9。	一 般 硬 件 注 册 地 图.....	33
表 10。	CPU/SWIM/调试模块/中断控制器寄存器.....	39
表 11。	中断映射.....	41
表 12。	选 项 字 节.....	42
表 13。	选 项 字 节 描 述.....	42
表 14。	STM8S003K3 32 针设备的备用功能重新映射位。	44
表 15。	STM8S003F3 为 20 针设备重新映射位的替代功能。	45
表 16。	电 压 特 性.....	47
表 17。	当 前 特 征.....	48
表 18。	48
表 19。	一般操作条件.....	49
表 20。	开 机 / 关 机 的 操 作 条 件.....	50
表 21。	在 V 运行模式下执行代码的总电流消耗 _{女儿} = 5 V.....	52
表 22。	在 V 运行模式下执行代码的总电流消耗 _{女儿} = 3.3 V.....	53



表 24。	V 等待模式下的总电流消耗 $V_{DD} = 3.3 V$54
表 25。	V 处主动停止模式下的总电流消耗 $V_{DD} = 5 V$55
表 26。	V 处主动停止模式下的总电流消耗 $V_{DD} = 3.3 V$55
表 27。	V 时停止模式下的总电流消耗 $V_{DD} = 5 V$56
表 28。	V 时停止模式下的总电流消耗 $V_{DD} = 3.3 V$56
表 29。	醒来时间.....	.56
表 30。	强制重置状态下的总电流消耗和时间.....	.57
表 31。	外 围 电 流 消 耗.....	.57
表 32。	HSE 用 户 外 部 时 钟 特 性.....	.61
表 33。	HSE 振荡器特性.....	.62
表 34。	HSI 振荡器特性.....	.63
表 35。	LSI 振荡器特性.....	.64
表 36。	RAM 和 硬 件 寄 存 器.....	.65
表 37。	闪 存 程 序 内 存 和 数 据 EEPROM.....	.65
表 38。	I/O 静态特性.....	.66
表 39。	输出驱动电流 (标准端口).....	.68
表 40。	输 出 驱 动 电 流 (真 正 的 开 放 式 排 水 端 口).....	.68
表 41。	输 出 驱 动 电 流 (高 汇 端 口).....	.69
表 42。	NRST 引 脚 特 征.....	.75
表 43。	SPI 特 征.....	.77
表 44。	我 们 的 I^2C 特 征.....	.80
表 45。	ADC 特 性.....	.82
表 46。	带有 R 的 ADC 准确性 $A_{IN} < 10 k\Omega$, $V_{DD} = 5 V$82
表 47。	带有 R 的 ADC 准确性 $A_{IN} < 10 k\Omega$ 字母 R, $V_{DD} = 3.3 V$83
表 48。	EMS 数据.....	.85



数字列表

图 1	STM8S003F3/K3	值	线	框
图 2	闪存组织	11		
图 3	STM8S003K3 LQFP32 pinout	22		
图 4	STM8S003F3 TSSOP20 pinout	25		
图 5	STM8S003F3 UFQFPN20 pinout	26		
图 6	记忆图	30		亿
图 7	销加载条件	46		条
图 8	针输入电压	47		电
图 9	第六个罗马字母 CPU _{max} 对 V _{女儿}	49		
图 10	外部电容 C _{EXT}	51		
图 11	类型。我 DD (运行) Vs V _{女儿} , HSE 用户外部时钟, 第六个罗马字母 CPU= 16 MHz	58		
图 12	类型。我 DD (运行) Vs f _{CPU} , HSE 用户外部时钟, V _{女儿} = 5 V	58		
图 13	类型。我 DD (运行) Vs V _{女儿} , HSI RC osc, 第六个罗马字母 CPU= 16 MHz	59		
图 14	类型。我 DD (WFI) Vs. V _{女儿} HSE 用户外部时钟, f _{CPU} = 16MHz	59		
图 15	类型。我 DD (WFI) Vs. f _{CPU} , HSE 用户外部时钟, V _{女儿} = 5 V	60		
图 16	类型。我 DD (WFI) Vs V _{女儿} , HSI RC osc, f _{CPU} = 16 MHz	60		
图 17	HSE 外部时钟源	61		
图 18	HSE 振荡器电路	62		
图 19	典型的 HSI 频率变化与 V _{女儿} 在 4 个温度下	64		
图 20	典型的 LSI 频率变化与 V _{女儿} @ 4 温度	64		
图 21	典型的 V _{IL} 和 V _{IH} Vs V _{女儿} @ 4 温度	67		
图 22	典型的上拉阻力与 V _{女儿} @ 4	67		
图 23	典型的上拉电流与 V _{女儿} @ 4	68		



	口).....	71
图 28。	类型。 $V_{OL@V_{女儿}} = 5V$ (高水槽端口)	71
图 29。	类型。 $V_{OL@V_{女儿}} = 3.3V$ (高水槽端口)	72
图 30。	类型。 $V_{女儿} - V_{啊} @ V_{女儿} = 5V$ (标准端口)	72
图 31。	类型。 $V_{女儿} - V_{啊} @ V_{女儿} = 3.3V$ (标准端口)	73
图 32。	类型。 $V_{女儿} - V_{啊} @ V_{女儿} = 5V$ (高水槽端口)	73
图 33。	类型。 $V_{女儿} - V_{啊} @ V_{女儿} = 3.3V$ (高水槽端口)	74
图 34。	典型的 NRST V_{IL} 和 $V_{IHVs} V_{女儿} @ 4$	75
图 35。	典型的 NRST 上拉阻力与 $V_{女儿} @ 4$	76
图 36。	典型的 NRST 上拉电流与 $V_{女儿} @ 4$	76
图 37。	推荐的重置引脚保护	77
图 38。	SPI 定时图 - 从模式和 CPHA = 0	78
图 39。	SPI 计时图 - 从模式和 CPHA = 1 ⁽¹⁾	78
图 40。	SPI 定时图-主模式 ⁽¹⁾	79
图 41。	I 的典型应用 ² C 总线和定时图	81
图 42。	ADC 准确性特征	84
图 43。	ADC 的典型应用	84
图 44。	LQFP32 - 32 针, 7 x 7 毫米低调四平面套件轮廓	88
图 45。	LQFP32 - 32 针, 7 x 7 毫米低调四平建议的足迹.....	89
图 46。	LQFP32 标记示例 (包装顶视图)	90
图 47。	TSSOP20 - 20 铅薄收缩小轮廓, 6.5 x 4.4 毫米, 0.65 毫米间距, 包装大纲	91



数字列表

图 48。	TSSOP20 – 20 铅薄收缩小轮廓，6.5 x 4.4 毫米，0.65 毫米间距， 包 裹 迹.....	足
	
	92
图 49。	TSSOP20 标记示例（包装顶视图）.....	.92
图 50。	UFQFPN20 - 20 引脚，3 x 3 毫米，0.5 毫米间距，超薄细间距四平 包装大纲.....	
93
图 51。	UFQFPN20 - 20 引脚，3 x 3 毫米，0.5 毫米间距，超薄细间距四平 包裹推荐的足迹.....	.94
图 52。	UFQFPN20 标记示例（包装顶视图）.....	.95
图 53。	STM8S003F3/K3 价值线订购信息方案 ⁽¹⁾98

深圳南天星



1 简单介绍

此数据表包含 STM8S003F3/K3 值线特征、引脚、电气特性、机械数据和订购信息的描述。

- 有关 STM8S 微控制器内存、寄存器和外围设备的完整信息，请参阅 STM8S 和 STM8A 微控制器系列参考手册 (RM0016)。
- 有关内部闪存的编程、擦除和保护的信息，请参阅 PM0051 (如何编程 STM8S 和 STM8A 闪存程序内存和数据 EEPROM)。
- 有关调试和 SWIM (单线接口模块) 的信息，请参阅 STM8 SWIM 通信协议和调试模块用户手册 (UM0470)。
- 有关 STM8 核心的信息，请参阅 STM8 CPU 编程手册 (PM0044)。

2 描述

STM8S003F3/K3 值线 8 位微控制器提供 8 Kbytes 的闪存程序内存，加上集成的真实数据 EEPROM。在 STM8S 微控制器系列参考手册 (RM0016) 中，它们被称为低密度设备。

STM8S003F3/K3 价值线设备提供以下优势：性能、稳健性和降低系统成本。

支持多达 100000 个写入/擦除周期的真实数据 EEPROM、以 16 MHz 时钟频率的先进技术制造的先进核心和外围设备、强大的 I/O、具有独立时钟源的独立监管机构以及时钟安全系统确保了设备性能和鲁棒性。

由于具有内部时钟振荡器、看门狗和布朗出重置的高系统集成水平，系统成本降低了。

提供完整的文档以及广泛的开发工具选择。

表 1。STM8S003F3/K3 价值线功能

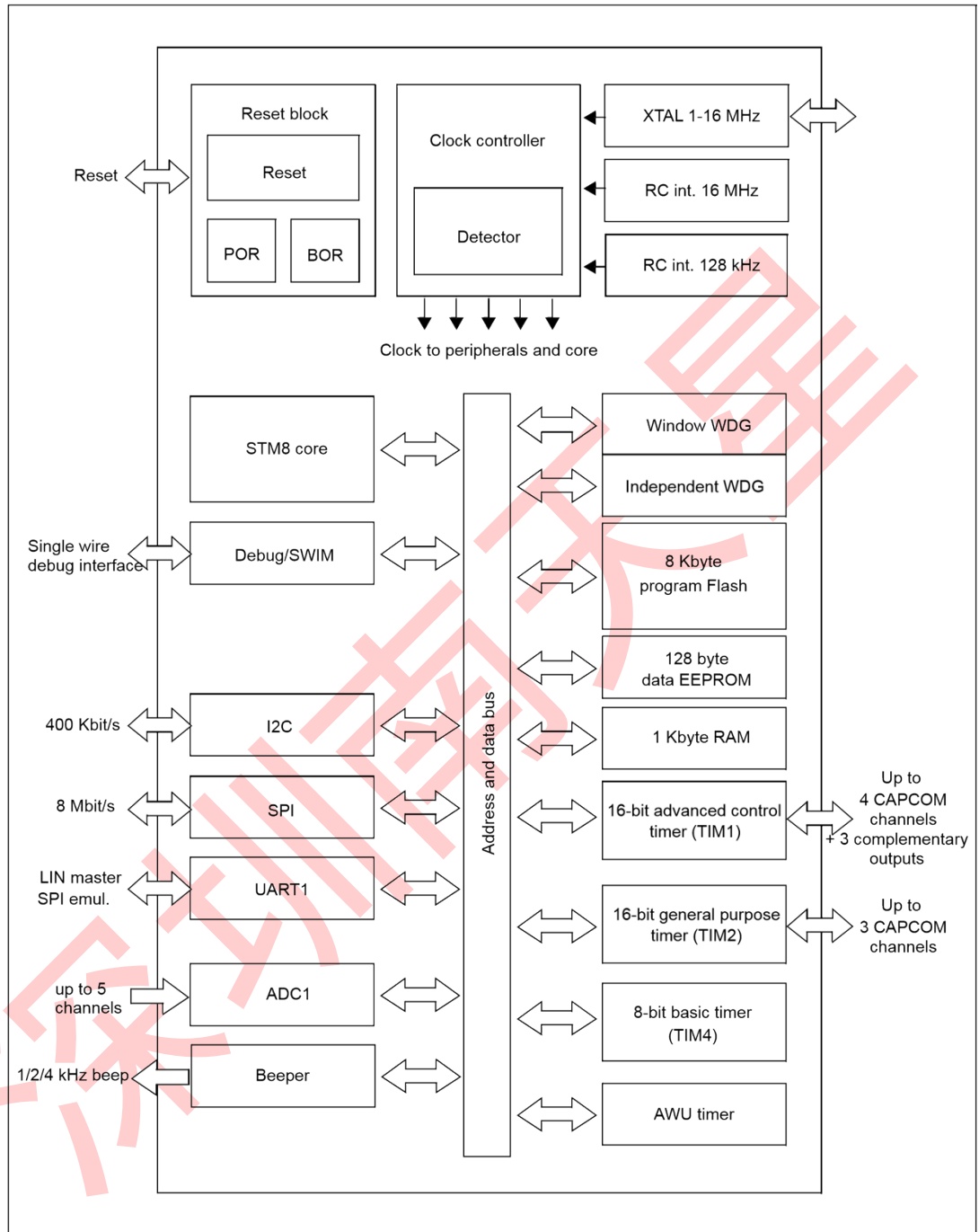
特点	STM8S003K3	STM8S003F3
PIN 计数	32	20
GPIO 的最大数量 (I/O)	28	16
外部中断引脚	27	16
计时器 CAPCOM 频道	7	7
计时器互补输出	3	2
A/D 转换器通道	4	5
高水槽 I/O	21	12
低密度闪存程序内存 (字节)	8 K	8 K
RAM (字节)	1 K	1 K
真实数据 EEPROM (字节)	128 ⁽¹⁾	128 ⁽¹⁾
外围设备集	多用途计时器 (TIM1)，SPI，I2C，UART，Window WDG，独立 WDG，ADC，PWM 计时器 (TIM2)，8 位计时器 (TIM4)	

1. 没有读写能力。

方框图



图 1STM8S003F3/K3 值线框图



4 产品概述

以下部分旨在概述 STM8S003F3/K3 价值线功能模块和外围设备的基本功能。
有关更多详细信息，请参阅相应的家庭参考手册（RM0016）。

4.1 中央处理器 STM8

8 位 STM8 核心专为代码效率和性能而设计。

它包含六个内部寄存器，可以在每个执行上下文中直接寻址，20 种寻址模式，包括索引间接和相对寻址以及 80 条指令。

建筑和寄存器 · 哈佛建筑

- 3 级管道
- 32 位宽程序内存总线-大多数指令的单周期获取
- X 和 Y 16 位索引寄存器-启用带或不带偏移和读-修改-写类型数据操作的索引寻址模式
- 8 位累加器
- 24 位程序计数器-16 兆字节线性内存空间
- 16 位堆栈指针-访问 64K 级堆栈
- 8 位条件代码寄存器-最后一次指令结果的 7 个条件标志

称呼

- 20 种寻址模式
- 地址空间中任何地方的查找表的索引间接寻址模式
- 局部变量和参数传递的堆栈指针相对寻址模式

指令集

- 80 个指令，平均指令大小为 2 字节
- 标准数据移动和逻辑/算法函数
- 8 位乘 8 位乘法
- 16 位乘 8 位和 16 位除法
- 位操纵
- 具有直接堆栈访问的堆栈和累加器（推送/弹出）之间的数据传输
- 使用 X 和 Y 寄存器或直接内存到内存传输进行数据传输

4.2 单线接口模块（SWIM）和调试模块（DM）

单线接口模块和调试模块允许非侵入性、实时电路调试和快速内存编程。



游泳

单线接口模块，用于直接访问调试模块和内存编程。该接口可以在所有设备操作模式下激活。最大数据传输速度为 145 字节/秒。

调试模块

非侵入性调试模块具有接近全功能模拟器的性能。除了内存和外围设备，还可以通过阴影寄存器实时监控 CPU 操作。

- 实时 R/W 到 RAM 和外围寄存器
- 通过停滞 CPU 来 R/W 访问所有资源
- 所有程序内存指令的断点（软件断点）
- 两个高级断点，23 个预定义配置

4.3 中断控制器

- 具有三个软件优先级的嵌套中断
- 32 个具有硬件优先级的中断向量
- 包括 TLI 在内的六个载体上多达 27 个外部中断
- 陷阱和重置中断

4.4 闪存程序内存和数据 EEPROM

- 8K 字节闪存程序单电压闪存
- 128 字节真实数据 EEPROM
- 用户选项字节区域

写保护 (WP)

提供闪存程序内存和数据 EEPROM 的写入保护，以避免用户软件故障可能导致的内存意外覆盖。

有两种级别的写入保护。第一级被称为 MASS（内存访问安全系统）。MASS 始终启用并保护主闪存程序内存、数据 EEPROM 和选项字节。

要执行应用程序内编程（IAP），可以通过在控制寄存器中写入 MASS 键序列来删除这种写入保护。这允许应用程序修改主程序内存和数据 EEPROM 的内容，或重新编程设备选项字节。

第二级写入保护，可以进一步保护被称为 UBC（用户引导代码）的特定内存区域。参考 [图 2](#)。

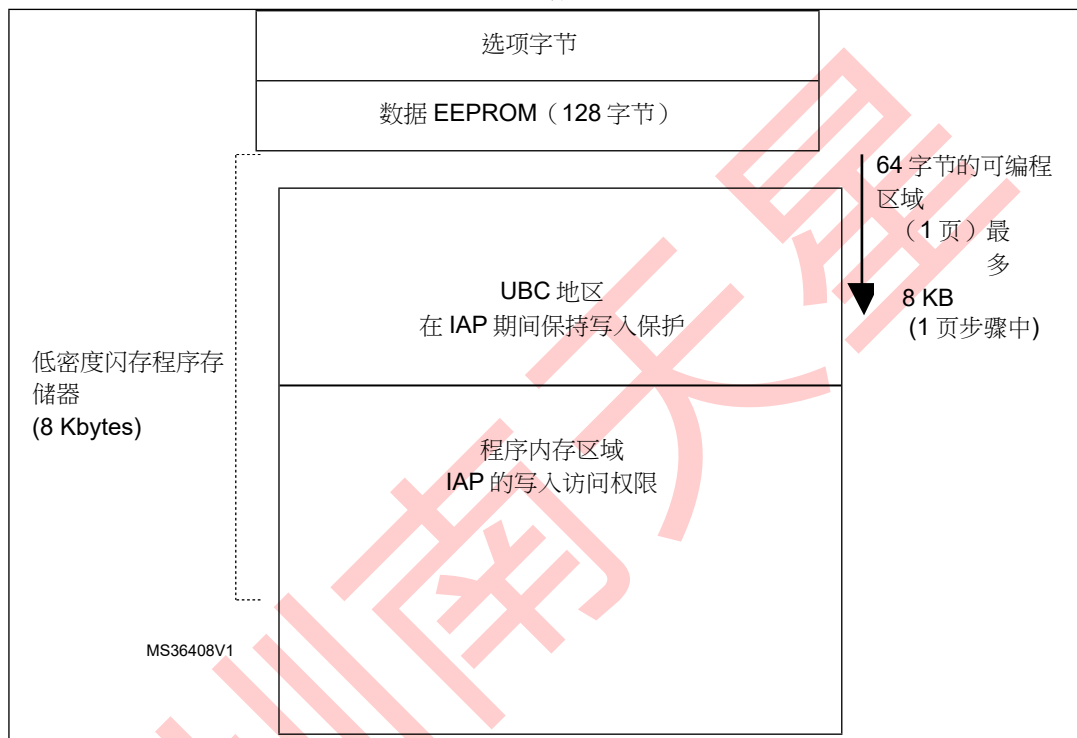
UBC 的大小可以通过 UBC 选项字节进行编程（[表 13](#)），通过在 ICP 模式下编程 UBC 选项字节，以 1 页（64 字节块）为增量。

这将程序内存分为两个区域：

- 主程序内存：8 Kbyte 减去 UBC
- 用户专用引导代码（UBC）：可配置高达 8 KB

UBC 区域在应用程序内编程期间仍然受写保护。这意味着 MASS 密钥不会解锁 UBC 区域。它保护用于存储引导程序、特定代码库、重置和中断向量、重置例程以及通常的 IAP 和通信例程的内存。

图 2 闪存组织



读出保护 (ROP)

读出保护阻止在 ICP 模式（和调试模式下）读取和写入闪存程序内存和数据 EEPROM 内存。一旦读取保护被激活，任何切换其状态的尝试都会触发程序内存的全球擦除。即使没有任何保护可以被视为完全牢不可破，该功能也为通用微控制器提供了非常高水平的保护。

4.5 时钟控制器

时钟控制器分发系统时钟 ($f_{大}$) 从不同的振荡器到核心和外围设备。它还管理低功耗模式的时钟门控，并确保时钟的稳健性。

特点

- **时钟预标** 为了在速度和电流消耗之间获得最佳妥协，CPU 和外围设备的时钟频率可以通过可编程预缩放器进行调整。



- **安全时钟切换号**：时钟源可以通过配置寄存器在运行模式下安全地更改。在新的时钟源准备就绪之前，时钟信号不会切换。该设计保证了无故障切换。
- **时钟管理号**：为了降低功耗，时钟控制器可以停止时钟到核心、单个外围设备或内存。
- **主时钟源**：可以使用四种不同的时钟源来驱动主时钟：
 - 1-16 MHz 高速外部晶体（HSE）
 - 高达 16 MHz 的高速用户外部时钟（HSE 用户扩展）
 - 16 MHz 高速内部 RC 振荡器（HSI）
 - 128 kHz 低速内部 RC（LSI）
- **启动时钟号**：重置后，微控制器默认使用内部 2 MHz 时钟（HSI/8）重新启动。一旦代码执行开始，应用程序可以更改预缩放器比率和时钟源。
- **时钟安全系统（CSS）**：此功能可以通过软件启用。如果发生 HSE 时钟故障，CSS 会自动选择内部 RC（16 MHz/8），并可以选择生成中断。
- **可配置的主时钟输出（CCO）**：这将输出一个外部时钟供应用程序使用。

表 2。CLK_PCKENR1/2 寄存器中的外围时钟门控位分配

比特	外围时钟	比特	外围时钟	比特	外围时钟	比特	外围时钟
PCKEN17	TIM1	PCKEN13	UART1	PCKEN27	矜持的	PCKEN23	ADC
PCKEN16	矜持的	PCKEN12	矜持的	PCKEN26	矜持的	PCKEN22	AWU
PCKEN15	TIM2	PCKEN11	SPI	PCKEN25	矜持的	PCKEN21	矜持的
PCKEN14	TIM4	PCKEN10	我 ² 字母 C	PCKEN24	矜持的	PCKEN20	矜持的

4.6

电源管理

为了高效的电源管理，该应用程序可以放入四种不同的低功耗模式之一。您可以配置每种模式，以获得最低功耗、最快的启动时间和可用唤醒源之间的最佳折衷。

- **等待模式**：在此模式下，CPU 停止，但外围设备继续运行。唤醒通过内部或外部中断或重置执行。
- **打开调节器的主动停止模式**：在此模式下，CPU 和外围时钟停止。自动唤醒单元（AWU）以可编程的时间间隔生成内部唤醒。主电压调节器保持开机，因此电流消耗高于关闭调节器的主动停止模式，但唤醒时间更快。唤醒由内部 AWU 中断、外部中断或重置触发。
- **关闭调节器的主动停止模式**：这种模式与打开调节器的主动停止相同，只是主电压调节器已关闭，因此唤醒时间较慢。
- **停止模式**：在这种模式下，微控制器使用最少的功率。CPU 和外围时钟停止，主稳压器关闭。唤醒由外部事件或重置触发。

4.7 看门狗计时器

监督系统基于两个独立的计时器，为应用程序提供最大的安全性。

看门狗计时器的激活由选项字节或软件控制。一旦激活，如果不执行重置，用户程序就无法禁用看门狗。

窗口看门狗计时器

窗口看门狗用于检测软件故障的发生，该故障通常由外部干扰或意外逻辑条件产生，导致应用程序放弃其正常序列。

窗口功能可用于修剪监视行为，以完美匹配应用程序。

应用软件必须在超时之前和有限的时间窗口内刷新计数器。

在两种情况下生成重置：

1. 超时：在 16 MHz CPU 时钟下，超时期可以在 75 微米到 64 毫秒之间调整。
2. 窗口外刷新：在下柜台的值低于存储在窗口寄存器中的值之前刷新。

独立监管机构计时器

独立的看门狗外围设备可用于解决由于硬件或软件故障导致的处理器故障。

它由 128 kHz LSI 内部 RC 时钟源计时，因此即使在 CPU 时钟故障的情况下也能保持活动状态

IWDG 时间基数从 60 微米到 1 秒不等。

4.8 自动唤醒计数器

- 用于从主动停止模式自动唤醒
- 时钟源：内部 128kHz 内部低频 RC 振荡器或外部时钟
- LSI 时钟可以内部连接到 TIM1 输入捕获通道 1 进行校准

4.9 传呼机

蜂鸣器功能在蜂鸣针上输出信号以产生声音。信号在 1、2 或 4 千赫范围内。

蜂频输出端口只能通过备用功能重新映射选项位 AFR7 获得。

4.10 TIM1 - 16 位高级控制计时器

这是一个专为各种控制应用而设计的高端计时器。凭借其互补的输出、死时控制和中心对齐的 PWM 能力，该应用领域扩展到电机控制、照明和半桥驱动器。

- 带有 16 位预缩放器的 16 位上、下和上/下自动加载计数器



- 四个独立的捕获/比较通道（CAPCOM），可配置为输入捕获、输出比较、PWM 生成（边缘和中心对齐模式）和单脉冲模式输出
- 用外部信号控制计时器的同步模块
- 中断输入以强制计时器输出进入定义的状态
- 三个互补的输出，死时间可调
- 编码器模式
- 中断源：3 x 输入捕获/输出比较，1 x 溢出/更新，1 x 中断

4.11 TIM2 - 16 位通用计时器

- 16 位自动加载（AR）上柜台
- 15 位前置器可调至 2 个比率的固定功率 1...32768
- 3 个可单独配置的捕获/比较通道
- PWM 模式
- 中断源：3 x 输入捕获/输出比较，1 x 溢出/更新

4.12 TIM4 - 8 位基本计时器

- 8 位自动加载，可调预缩放器比率，从 1 到 128 的任何功率为 2
- 时钟来源：CPU 时钟
- 中断来源：1 x 溢出/更新

表 3 • TIM 计时器功能

计时器	柜台尺寸 (位)	Prescaler	计数模式	CAPCOM 频道	Complem. 输出	分机触 发器	计时器同步器 - 化/连锁
TIM1	16	从 1 到 65536 的任何整数	向上/向下	4	3	是	不是
TIM2	16	2 从 1 到 32768 的任何幂	在上面	3	0	不是	
TIM4	8	2 从 1 到 128 的任何功率	在上面	0	0	不是	

4.13 模数转换器（ADC1）

STM8S003F3/K3 值线 产品包含 10 位连续近似 A/D 转换器（ADC1），具有多达 5 个外部多路复用输入通道和以下主要特点：

- 输入电压范围：0 至 V_{DDA}
- 转换时间：14 个时钟周期
- 单一和连续、缓冲的连续转换模式

- 缓冲区大小（10 x 10 位）
- 用于一系列频道的单一和连续转换的扫描模式
- 具有可编程上下阈值的模拟监管机构能力
- 模拟看门狗中断
- 外部触发输入
- 来自 TIM1 TRGO 的触发器
- 转换结束（EOC）中断

注意： 在 ADC 扫描模式下或模拟看门狗中无法选择额外的 AIN12 模拟输入。从 AIN12 转换的值仅存储在 ADC_DRH/ADC_DRL 寄存器中。

4.14 通信接口

实现以下通信接口：

- UART1：全功能 UART、同步模式、SPI 主模式、智能卡模式、IrDA 模式、LIN2.1 主功能
- SPI：全双工和半双工，8 Mbit/s
- I²C：高达 400 Kbit/s

4.14.1 UART1

主要特点

- 1 Mbit/s 全双工 SCI
- SPI 仿真
- 高精度波特率发生器
- 智能卡仿真
- IrDA SIR 编码器解码器
- LIN 主模式
- 单线半双工模式

异步通信（UART 模式）

- 全双工通信-NRZ 标准格式（标记/空间）
- 可编程传输和接收波特速率高达 1 Mbit/s ($f_{CPU}/16$)，无论输入频率如何，都能够遵循任何标准波特率 • 发射器和接收器的独立启用位 • 两种接收器唤醒模式：
 - 地址位（MSB）
 - 空闲线（中断）
- 通过中断生成进行传输错误检测



- 平等控制

同步通信

- 全双工同步传输
- SPI 主操作
- 8 位数据通信
- 最大速度：1 Mbit/s，16 MHz ($f_{CPU}/16$)

LIN 主模式

- 发射：生成 13 位同步。断帧
- 接收：检测 11 位中断帧

4.14.2 SPI

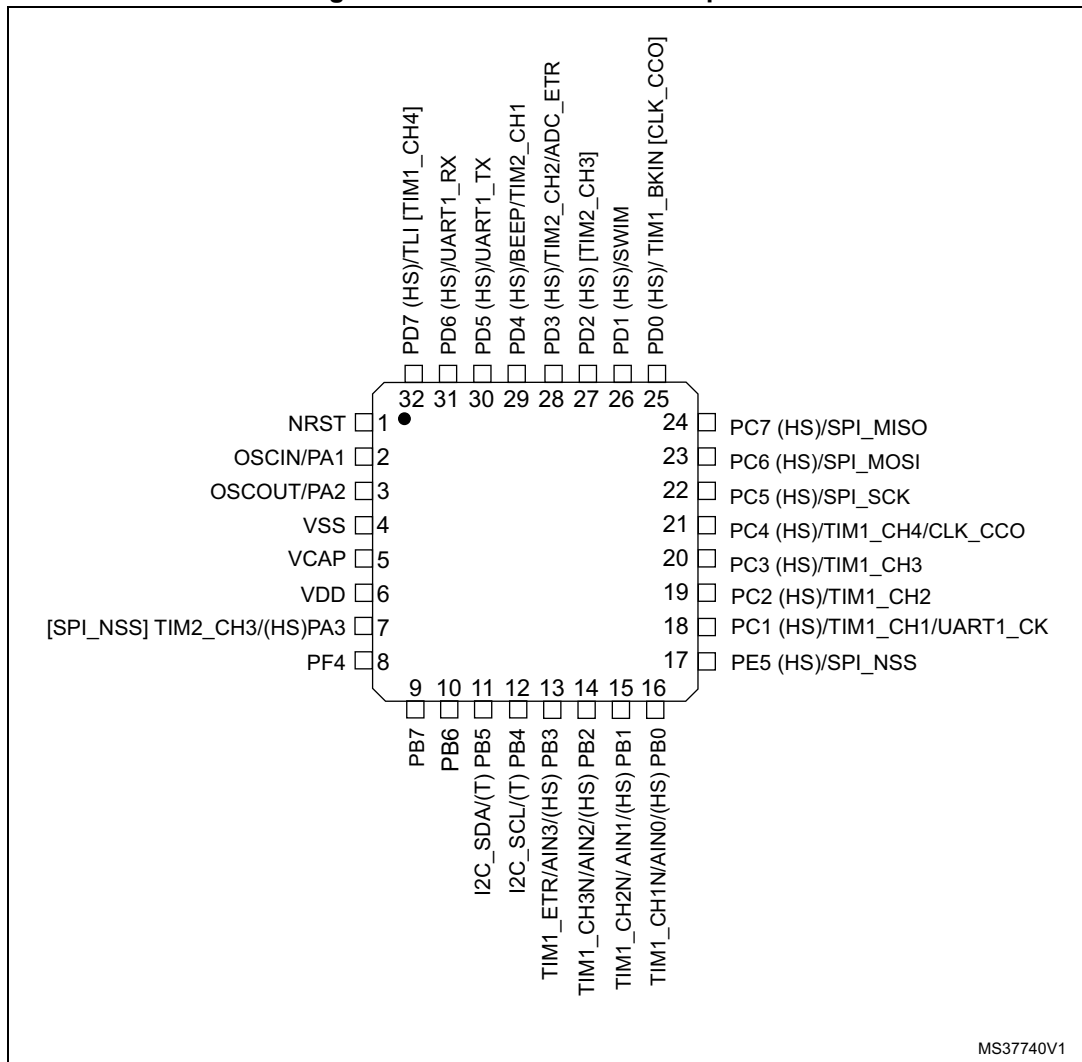
- 最大速度：8 Mbit/s ($f_{大师}/2$) 主人和奴隶
- 全双工同步传输
- 两条线上的简单同步传输，可能有一条双向数据线
- 主或从操作-可由硬件或软件选择
- CRC 计算
- 1 字节 Tx 和 Rx 缓冲区
- 从属/主选择输入引脚

4.14.3 我²字母 C

- 我²C 主功能
 - 时钟生成
 - 开始和停止生成
- 我²C 奴隶特征
 - 可编程 I²C 地址检测
 - 停止位检测
- 生成和检测 7 位/10 位寻址和通用呼叫
- 支持不同的通信速度
 - 标准速度（高达 100 千赫）
 - 快速（高达 400 千赫）

5.1 STM8S003K3 LQFP32 pinout and pin description

Figure 3. STM8S003K3 LQFP32 pinout



MS37740V1

Table 5. STM8S003K3 descriptions

LQFP32	Pin name	Type	Input			Output			Main function (after reset)	Default alternate function	Alternate function after remap [option bit]
			floating	wpu	Ext. interrupt	High sink ⁽¹⁾	Speed	OD			
1	NRST	I/O	-	X	-	-	-	-	Reset	-	
2	PA1/OSCIN ⁽²⁾	I/O	X	X	X	-	O1	X	Port A1	Resonator/crystal in	



Table 5. STM8S003K3 descriptions (continued)

LQFP32	Pin name	Type	Input			Output			Main function (after reset)	Default alternate function	Alternate function after remap [option bit]	
			floating	wpu	Ext. interrupt	High sink ⁽¹⁾	Speed	OD				PP
3	PA2/OSCOUT	I/O	X	X	X	-	O1	X	X	Port A2	Resonator/crystal out	-
4	V _{SS}	S	-	-	-	-	-	-	-	Digital ground		-
5	VCAP	S	-	-	-	-	-	-	-	1.8 V regulator capacitor		-
6	V _{DD}	S	-	-	-	-	-	-	-	Digital power supply		-
7	PA3/TIM2_CH3 [SPI_NSS]	I/O	X	X	X	HS	O3	X	X	Port A3	Timer 2 channel 3	SPI master/slave select [AFR1]
8	PF4	I/O	X	X	-	-	O1	X	X	Port F4	-	-
9	PB7	I/O	X	X	-	-	O1	X	X	Port B7	-	-
10	PB6	I/O	X	X	-	-	O1	X	X	Port B6	-	-
11	PB5/I ² C_SDA	I/O	X	-	X	-	O1	T ⁽³⁾	-	Port B5	I ² C data	-
12	PB4/I ² C_SCL	I/O	X	-	X	-	O1	T ⁽³⁾	-	Port B4	I ² C clock	-
13	PB3/AIN3 [TIM1_ETR]	I/O	X	X	X	HS	O3	X	X	Port B3	Analog input 3/Timer 1 external trigger	-
14	PB2/AIN2 [TIM1_CH3N]	I/O	X	X	X	HS	O3	X	X	Port B2	Analog input 2/Timer 1 - inverted channel 3	-
15	PB1/AIN1 [TIM1_CH2N]	I/O	X	X	X	HS	O3	X	X	Port B1	Analog input 1/Timer 1 - inverted channel 2	-
16	PB0/AIN0 [TIM1_CH1N]	I/O	X	X	X	HS	O3	X	X	Port B0	Analog input 0/Timer 1 - inverted channel 1	-
17	PE5/SPI_NSS	I/O	X	X	X	HS	O3	X	X	Port E5	SPI master/slave select	-
18	PC1/TIM1_CH1/UART1_CK	I/O	X	X	X	HS	O3	X	X	Port C1	Timer 1 - channel 1 UART1 clock	-
19	PC2/TIM1_CH2	I/O	X	X	X	HS	O3	X	X	Port C2	Timer 1 - channel 2	-
20	PC3/TIM1_CH3	I/O	X	X	X	HS	O3	X	X	Port C3	Timer 1 - channel 3	-



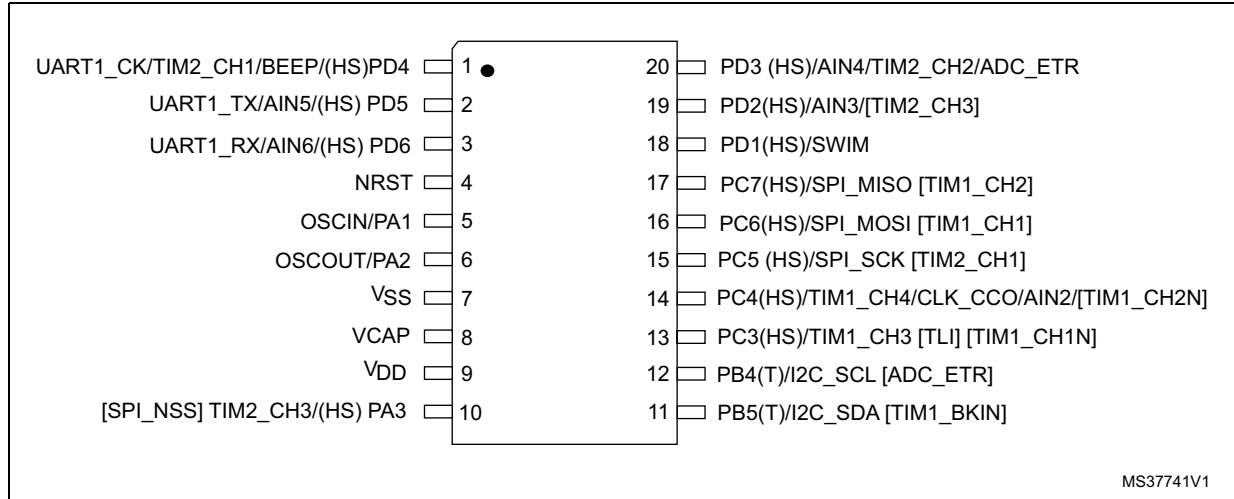
Table 5. STM8S003K3 descriptions (continued)

LQFP32	Pin name	Type	Input			Output			Main function (after reset)	Default alternate function	Alternate function after remap [option bit]	
			floating	wpu	Ext. interrupt	High sink ⁽¹⁾	Speed	OD				PP
21	PC4/TIM1_CH4/CLK_CCO	I/O	X	X	X	HS	O3	X	X	Port C4	Timer 1 - channel 4/configurable clock output	-
22	PC5/SPI_SCK	I/O	X	X	X	HS	O3	X	X	Port C5	SPI clock	-
23	PC6/SPI_MOSI	I/O	X	X	X	HS	O3	X	X	Port C6	SPI master out/slave in	-
24	PC7/SPI_MISO	I/O	X	X	X	HS	O3	X	X	Port C7	SPI master in/slave out	-
25	PD0/[TIM1_BKIN [CLK_CCO]]	I/O	X	X	X	HS	O3	X	X	Port D0	Timer 1 - break input	Configurable clock output [AFR5]
26	PD1/SWIM ⁽⁴⁾	I/O	X	X	X	HS	O4	X	X	Port D1	SWIM data interface	-
27	PD2 [TIM2_CH3]	I/O	X	X	X	HS	O3	X	X	Port D2	-	Timer 2 - channel 3 [AFR1]
28	PD3/TIM2_CH2 [ADC_ETR]	I/O	X	X	X	HS	O3	X	X	Port D3	Timer 2 - channel 2/ADC external trigger	-
29	PD4/BEEP/TIM2_CH1	I/O	X	X	X	HS	O3	X	X	Port D4	Timer 2 - channel 1/BEEP output	-
30	PD5/ UART1_TX	I/O	X	X	X	HS	O3	X	X	Port D5	UART1 data transmit	-
31	PD6/ UART1_RX	I/O	X	X	X	HS	O3	X	X	Port D6	UART1 data receive	-
32	PD7/TLI [TIM1_CH4]	I/O	X	X	X	HS	O3	X	X	Port D7	Top level interrupt	Timer 1 - channel 4 [AFR6]

1. I/O pins used simultaneously for high-current source/sink must be uniformly spaced around the package. In addition, the total driven current must respect the absolute maximum ratings given in [Section 9: Electrical characteristics](#).
2. When the MCU is in Halt/Active-halt mode, PA1 is automatically configured in input weak pull-up and cannot be used for waking up the device. In this mode, the output state of PA1 is not driven. It is recommended to use PA1 only in input mode if Halt/Active-halt is used in the application.
3. In the open-drain output column, "T" defines a true open-drain I/O (P-buffer, weak pull-up, and protection diode to V_{DD} are not implemented).
4. The PD1 pin is in input pull-up during the reset phase and after the internal reset release.

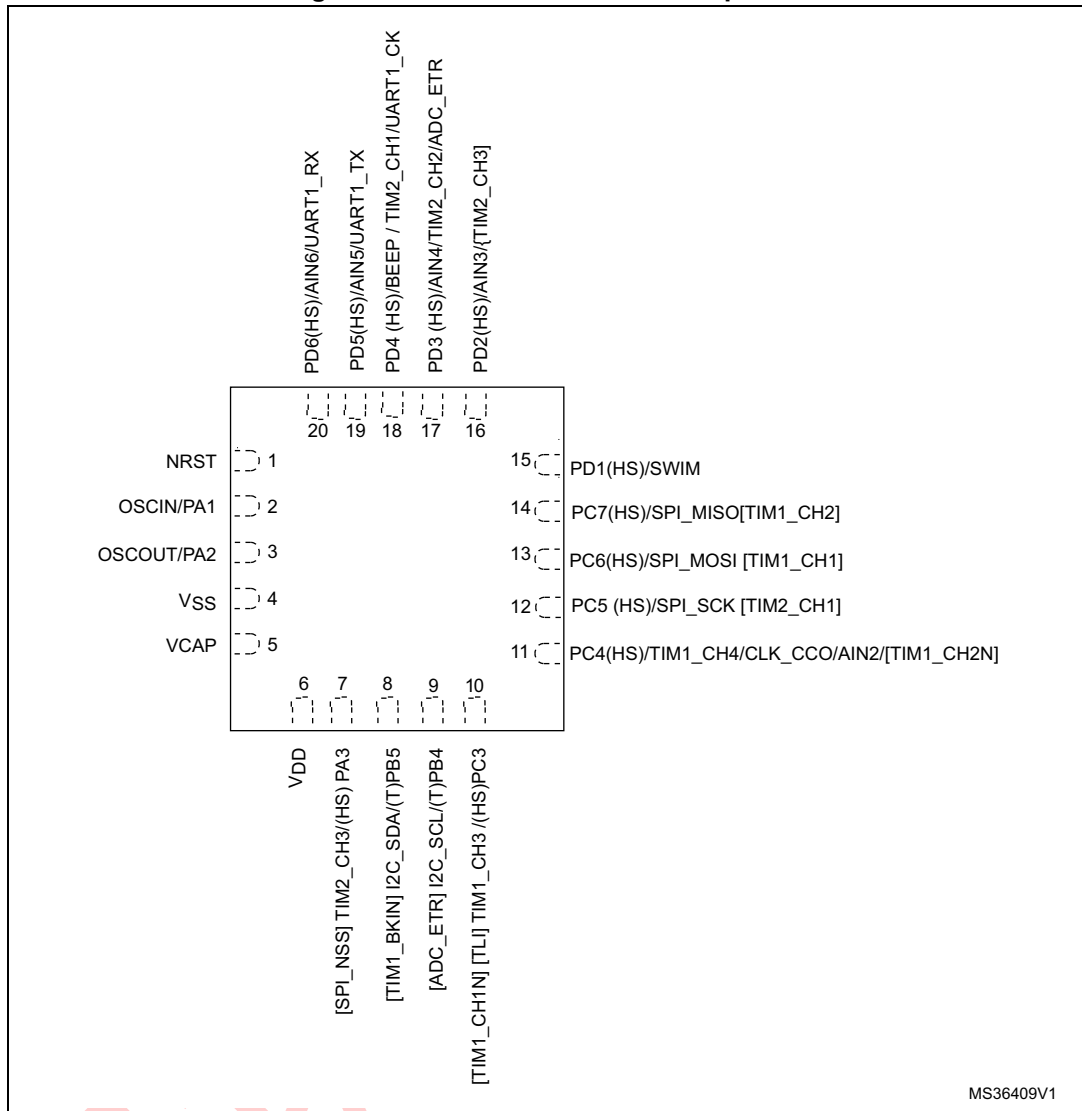
5.2 STM8S003F3 TSSOP20/UFQFPN20 pinout and pin description

Figure 4. STM8S003F3 TSSOP20 pinout



1. HS high sink capability.
2. (T) True open drain (P-buffer and protection diode to VDD not implemented).
3. [] alternate function remapping option (If the same alternate function is shown twice, it indicates an exclusive choice not a duplication of the function).

Figure 5. STM8S003F3 UFQFPN20 pinout



MS36409V1

1. HS high sink capability.
2. (T) True open drain (P-buffer and protection diode to VDD not implemented).
3. [] alternate function remapping option (If the same alternate function is shown twice, it indicates an exclusive choice not a duplication of the function).

