

连接，ARM®基于 32 位 MCU，带 64/256 KB 闪存，USB

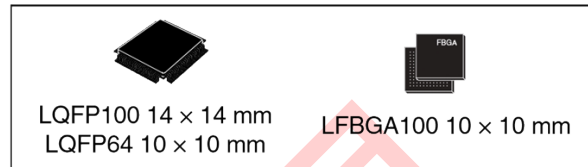
Datasheet - production data

Features

- Core: ARM® 32-bit Cortex®-M3 CPU
 - 72 MHz maximum frequency, 1.25 DMIPS/MHz (Dhrystone 2.1) performance at 0 wait state memory access
 - Single-cycle multiplication and hardware division

OTG，以太网，10 个定时器，2 个 CAN，2 个 ADC，14 个通信接口

- 回忆
 - 64 至 256K 字节的闪存- 64 Kbytes 通用 SRAM • 时钟、重置和供应管理
 - 2.0 至 3.6V 应用电源和 I/O
 - POR、PDR 和可编程电压检测器 (PVD)
 - 3 至 25 MHz 晶体振荡器
 - 内部 8 MHz 工厂修剪 RC
 - 带校准的内部 40 kHz RC
 - 带校准的 RTC 32 kHz 振荡器
- 低功耗
 - 睡眠、停止和待机模式
 - RTC 和备份寄存器的 VBAT 供应
- 2×12 位，1 μs A/D 转换器 (16 通道)
 - 转换范围：0 至 3.6V
 - 采样和保持能力
 - 温度传感器
 - 在交错模式下最多 2 个 MSPS
- 2×12 位 D/A 转换器
- DMA：12 通道 DMA 控制器
 - 支持的外围设备：定时器、ADC、DAC、I2S、SPI、I2C 和 USART
- 调试模式
 - 串行线调试 (SWD) 和 JTAG 接口- 皮层®-M3 嵌入式跟踪宏细胞™ • 多达 80 个快速 I/O 端口



- Up to 10 timers with pinout remap capability
 - 51/80 I/O，所有可映射在 16 个外部中断向量上，几乎所有 5 个 V 耐受
- CRC 计算单元，96 位唯一 ID

2017 年 3 月

这是关于全面生产的产品信息。

- 多达四个 16 位计时器，每个计时器最多有 4 个 IC/OC/PWM 或脉冲计数器和正交 (增量) 编码器输入
- 1×16 位电机控制 PWM 计时器，带死时生成和紧急停止
- 2×看门狗计时器 (独立和 ⑤口)
- SysTick 计时器：24 位下计数器- 2×16 位基本定时器来驱动 DAC • 多达 14 个具有引脚重新映射功能的通信接口
- 最多 2 个×I2C 接口 (SMBus/PMBus)
- 最多 5 个 USART (ISO 7816 接口，LIN，IrDA 功能，调制解调器控制)
- 多达 3 个 SPI (18 Mbit/s)，2 个具有多路复用 I2S 接口，通过高级 PLL 方案提供音频类精度
- 2×CAN 接口 (2.0B Active)，具有 512 字节的专用 SRAM
- 带有芯片 PHY 的 USB 2.0 全速设备/主机 /OTG 控制器，支持 1.25 Kbytes 专用 SRAM 的 HNP/SRP/ID

DocID15274 Rev 10

- 带有专用 DMA 和 SRAM 的 10/100 以太网 MAC (4K 字节): IEEE1588 硬件支持, MII/RMII 在所有软件包上可用 表 1。设备摘要

参考	部件号
----	-----


STM32F105xx	STM32F105R8 , STM32F105V8 STM32F105RB , STM32F105VB STM32F105RC , STM32F105VC
STM32F107xx	STM32F107RB , STM32F107VB STM32F107RC , STM32F107VC

1 月 108 日

www.st.com

内容

内容

1 简介.....	9
2 描述.....	10
2.1 设备概述.....	10
2.2 整个家庭的完全兼容性.....	12
2.3 概述.....	13
2.3.1 带有嵌入式闪存和 SRAM 的 ARM Cortex-M3 核心.....	14
2.3.2 嵌入式闪存.....	14
2.3.3 CRC (循环冗余检查) 计算单位.....	14
2.3.4 嵌入式 SRAM.....	14
2.3.5 嵌套矢量中断控制器 (NVIC).....	14
2.3.6 外部中断/事件控制器 (EXTI).....	15
2.3.7 时钟和启动.....	15
2.3.8 引导模式.....	15
2.3.9 电源计划.....	16
2.3.10 电源主管.....	16
2.3.11 电压调节器.....	16
2.3.12 低功耗模式.....	16
2.3.13 DMA.....	17
2.3.14 RTC (实时时钟) 和备份寄存器.....	17
2.3.15 计时器和看门狗.....	18
2.3.16 I ² C 巴士.....	19
2.3.17 通用同步/异步接收器发射器 (USARTs).....	19
2.3.18 串行外设接口 (SPI).....	20
2.3.19 集成声音 (I ² S).....	20 
2.3.20 带有专用 DMA 和 IEEE 1588 支持的以太网 MAC 接口.....	20

2.3.21	控制器区域网络 (CAN)	21
2.3.22	通用串行总线全速 (USB OTG FS)	21
2.3.23	GPIO (通用输入/输出)	21
2.3.24	重新映射能力	22
2.3.25	ADC (模数转换器)	22
2.3.26	DAC (数字模拟转换器)	22
2.3.27	温度传感器	23
2.3.28	串行线 JTAG 调试端口 (SWJ-DP)	23
		内容
2.3.29	嵌入式 Trace Macrocell™	23

3	Pinouts and pin description	24
4	记忆映射	33
5	电气特性	34
5.1	参数条件	34
5.1.1	最小值和最大值	34
5.1.2	典型值	34
5.1.3	典型的曲线	34
5.1.4	加载电容器	34
5.1.5	引脚输入电压	34
5.1.6	电源方案	35
5.1.7	当前消费测量	35
5.2	绝对最高评分	36
5.3	操作条件	37
5.3.1	一般操作条件	37
5.3.2	开机/关机操作条件	38



5.3.3	嵌入式重置和电源控制块特性.....	38
5.3.4	嵌入式参考电压	39
5.3.5	供应电流特性.....	39
5.3.6	外部时钟源特性	47
5.3.7	内部时钟源特性.....	52
5.3.8	PLL、PLL2 和 PLL3 特性	53
5.3.9	记忆特征	54
5.3.10	EMC 特性	54
5.3.11	绝对最大额定值（电气灵敏度）	56
5.3.12	I/O 电流注射特性	56
5.3.13	I/O 端口特性	57
5.3.14	NRST 引脚特性	62
5.3.15	TIM 计时器特性	63
5.3.16	通信接口	64
5.3.17	12 位 ADC 特性.....	74
5.3.18	DAC 电气规格	79
5.3.19	温度传感器特性	81

内容

6	包裹信息	82
6.1	LFBGA100 包装信息.....	82
6.2	LQFP100 包装信息	85
6.3	LQFP64 包装信息	88
6.4	热特性.....	91
6.4.1	参考文件	91
6.4.2	选择产品温度范围	92
7	零件编号	94



附录 A 应用程序块 图.....	95
A.1 USB OTG FS 接口解决方案	95
A.2 以太网接口解决方案	97
A.3 完整的音频播放器解决方案.....	99
A.4 USB OTG FS 接口+以太网/I ² S 接口解决方案.....	100
8 修订历史	103

深圳市南天星



表格列表

表 1。	设备摘要.....	1
表 2。	STM32F105xx 和 STM32F107xx 功能和外围计数.....	10
表 3。	STM32F105xx 和 STM32F107xx 家族与 STM32F103xx 家族.....	12
表 4。	计时器功能比较.....	18
表 5。	Pin definitions	27
表 6。	电压特性.....	36
表 7。	当前特征.....	36
表 8。	热特性.....	37
表 9。	一般操作条件.....	37
表 10。	开机 / 关机的操作条件.....	38
表 11。	嵌入式重置和电源控制块特性.....	38
表 12。	嵌入式内部参考电压.....	39
表 13。	运行模式下的最大电流消耗，带有数据处理的代码 从闪存中运行.....	40
表 14。	运行模式下的最大电流消耗，带有数据处理的代码 从内部存储器中运行.....	40
表 15。	睡眠模式下的最大电流消耗，从闪存或 RAM 运行的代码.....	41
表 16。	停止和待机模式下的典型和最大电流消耗.....	41
表 17。	运行模式下的典型电流消耗，带数据处理的代码 从闪存中运行.....	44
表 18。	睡眠模式下的典型电流消耗，从 Flash 运行的代码或 RAM	45
表 19。	外围电流消耗.....	46
表 20。	高速外部用户时钟特性.....	47
表 21。	低速外部用户时钟特性.....	48
表 22。	HSE 3-25 MHz 振荡器特性.....	49
表 23。	LSE 振荡器特性 ($f_{LSE} = 32.768$ kHz).....	50
表 24。	HSI 振荡器特性.....	52



	间.....	53	
表 27 °	PLL 特征.....		特
表 28 °	PLL2 和 PLL3 的特点.....	53	特
表 29 °	闪存特性.....	53	
表 30 °	闪存持久性和数据保留.....	54	
表 31 °	EMS 特性.....	54	特
表 32 °	EMI 特性.....	55	特
表 33 °	ESD 绝对最高评级.....	56	
表 34 °	电气敏感性.....		感
表 35 °	I/O 电流注射敏感性.....	56	感
表 36 °	I/O 静态特性.....	57	特
表 37 °	输出电压特性.....	57	
表 38 °	I/O AC 特性.....	60	
表 39 °	NRST 引脚特性.....	61	特
表 40 °	TIMx 特性.....	62	特
表 41 °	我 2C 特性.....	63	特
表 42 °	SCL 频率 (fPCLK1=36 兆赫, V _{女儿} = 3.3 V).....	64	
表 43 °	SPI 特征.....	65	特
表 44 °	我 2S 特征.....	66	特
	69	



表格列表

表 45。	USB OTG FS 启动时间.....	71	
表 46。	USB OTG FS DC 电气特性.....	71	
表 47。	USB OTG FS 电气特性.....	72	
表 48。	以太网直流电气特性.....	72	
表 49。	动态特性：SMI 的以太网 MAC 信号.....	72	
表 50。	动态特性：RMII 的以太网 MAC 信号.....	73	
表 51。	动态特性：MII 的以太网 MAC 信号.....	74	
表 52。	ADC 特性.....	74	特
表 53。	字母 R _{AINF} 的最大值 ADC= 14 MHz.....	74	
表 54。	ADC 准确性 - 有限的测试条件.....	75	
表 55。	ADC 准确性.....	76	
表 56。	DAC 特性.....	76	特
表 57。	TS 点.....	79	特
表 58。	LFBGA100 推荐的 PCB 设计规则 (0.8 毫米间距 BGA).....	81	
表 59。	LQFP100 - 100 针, 14 x 14 毫米低调四平套件机械数据.....	83	
表 60。	LQFP64 - 10 x 10 毫米 64 针低调四平封装机械数据.....	85	
表 61。	包装热特性.....	88	特
表 62。	订购信息方案.....	91	
表 63。	PLL 置.....	94	配
表 64。	运行模式下的适用电流消耗, 带有数据的代码从闪存运行时的处理.....	101	
表 65。	文件修订历史.....	102	
		103	



数字列表

图 1。	STM32F105xx 和 STM32F107xx 连接线框图	13
图 2。	STM32F105xx 和 STM32F107xx 连接线 BGA100 球顶视图	24
图 3。	STM32F105xx 和 STM32F107xx 连接线 LQFP100 引脚	25
图 4。	STM32F105xx 和 STM32F107xx 连接线 LQFP64 引脚	26
图 5。	记 图	忆
图 6。	引 脚	33
图 7。	引 脚	34
图 8。	电源方案	34
图 9。	当前消费测量方案	35
图 10。	V 上的典型电流消耗蝙蝠 RTC 与温度在 不同的 V 蝙蝠值	42
图 11。	停止模式下的典型电流消耗，运行模式下的调节器 相对于不同 V 的温度女儿值	42
图 12。	停止模式下的典型电流消耗，低功耗调节器 不同 V 处的模式与温度女儿值	43
图 13。	待机模式下的典型电流消耗与温度在 不同的 V 女儿值	43
图 14。	高速外部时钟源交流时序图	48
图 15。	低速外部时钟源交流时序图	49
图 16。	8 MHz 晶体的典型应用	50
图 17。	32.768 kHz 晶体的典型应用	51
图 18。	标准 I/O 输入特性-CMOS 端口	58
图 19。	标准 I/O 输入特性 - TTL 端 口	59
图 20。	5 V tolerant I/O 输入特性 - CMOS 端口	59
图 21。	5 V tolerant I/O 输入特性 - TTL 端 口	59
图 22。	I/O AC 特 性 定 义	62



图 23。	推荐的 NRST 引脚保护	63
图 24。	I ² C 总线交流波形和测量电路	65
图 25。	SPI 定时图 - 从模式和 CPHA = 0	67
图 26。	SPI 定时图-从模式和 CPHA = 1 ⁽¹⁾	67
图 27。	SPI 定时图-主模式 ⁽¹⁾	68
图 28。	I ² S 从站定时图 (飞利浦协议) ⁽¹⁾	70
图 29。	I ² S 主站定时图 (飞利浦协议) ⁽¹⁾	70
图 30。	USB OTG FS 时序: 数据信号上升和下降时间的定义	71
图 31。	以太网 SMI 定时图	72
图 32。	以太网 RGMII 定时图	73
图 33。	以太网 MII 定时图	73
图 34。	ADC 精度特性	77
图 35。	使用 ADC 的典型连接图	77
图 36。	电源和参考解耦 (V _{REF+} 未连接到 V _{DDA})	78
图 37。	电源和参考解耦 (V _{REF+} 连接到 V _{DDA})	78
图 38。	12 位缓冲/非缓冲 DAC	80
图 39。	LFBGA100 - 10 x 10 毫米低调细间距球网格阵列包大纲	82
图 40。	LFBGA100 - 100 球低调细间距球网格阵列, 10 x 10 毫米, 0.8 毫米间距, 包装机械数据	83
图 41。	LFBGA100 - 100 球低调细间距球网格阵列, 10 x 10 毫米, 0.8 毫米间距, 包装推荐足迹	83

数字列表

图 42。	LFBGA100 标记示例 (包装顶视图)	84
图 43。	LQFP100 - 14 x 14 毫米 100 针低调四平面包装轮廓	85
图 44。	LQFP100 - 100 针, 14 x 14 毫米低调四平	



	推	荐	的	足
	迹。			
				.86
图 45。	LQFP100	标 记 示 例 (包	装 顶 视	
		图)。		.87
图 46。	LQFP64 – 10 x 10 毫米 64 针	低 调 四 平 包 装 轮 廓		.88
图 47。	LQFP64 - 64 针，10 x 10 毫米	低 调 四 平 推 荐 占 地 面 积		.89
图 48。	LQFP64	标 记 示 例 (包 装 顶 视 图)。		.90
图 49。	LQFP100 Pd	最 大 对 T 罗 马 字 母 的 第 一 个 字 母		.93
图 50。	USB	OTG	FS	设 备 模 式
				.95
图 51。	主 机 连 接			.95
图 52。	OTG	连 接 (任 何 协 议)。		
				.96
图 53。	使 用 25 MHz	晶 体 的	MII	模 式
				.97
图 54。	RMII	带 有	50 MHz	振 荡 器
				.97
图 55。	RMII	与 25 MHz	晶 体 和 PHY	与 PLL
				.98
图 56。	带 有	25 MHz	晶 体 的	RMII
				.98
图 57。	完 整 的 音 频 播 放 器 解 决 方 案 1			.99
图 58。	完 整 的 音 频 播 放 器 解 决 方 案 2			.99
图 59。	USB	O44TG	FS	+ 以 太 网 解 决 方 案
				.100
图 60。	USB	OTG	FS	+ I ² S (音 频) 解 决 方 案
				.100



1 简单介绍

此数据表提供了 STM32F105xx 和 STM32F107xx 连接线微控制器的描述。有关整个 STMicroelectronics STM32F10xxx 系列的更多详细信息，请参阅 [第 2.2 节：整个家庭的完全兼容性](#)。

STM32F105xx 和 STM32F107xx 数据表应与 STM32F10xxx 参考手册一起阅读。有关内部闪存编程、擦除和保护的信息，请参阅 STM32F10xxx 闪存编程手册。参考和 Flash 编程手册都可以从 STMicroelectronics 网站上获得 www.st.com。

有关 Cortex 的信息[®]-M3 核心指的是 Cortex[®]-M3 技术参考手册，可从 www.arm.com 网站获得。



2 描述

STM32F105xx 和 STM32F107xx 连接线系列集成了高性能 ARM®皮层®-M3 32 位 RISC 核心以 72 MHz 频率运行，高速嵌入式存储器（闪存高达 256K 字节，SRAM 64K 字节），以及连接到两个 APB 总线的广泛增强型 I/O 和外围设备。所有设备都提供两个 12 位 ADC，四个通用 16 位计时器和一个 PWM 计时器，以及标准和高级通信接口：最多两个 I²Cs，三个 SPI，两个 I2S，五个 USART，一个 USB OTG FS 和两个 CAN。以太网仅在 STM32F107xx 上使用。

STM32F105xx 和 STM32F107xx 连接线系列在 -40 至 +105°C 的温度范围内运行，从 2.0V 到 3.6V 电源。一套全面的省电模式允许设计低功耗应用程序。

STM32F105xx 和 STM32F107xx 连接线系列提供三种不同封装类型的设备：从 64 针到 100 针。根据所选择的设备，包括不同的外围设备集，下面的描述概述了该系列中建议的完整外围设备。

这些功能使 STM32F105xx 和 STM32F107xx 连接线微控制器系列适用于广泛的应用，如电机驱动器和应用控制、医疗和手持设备、工业应用、PLC、逆变器、打印机和扫描仪、报警系统、视频对讲机、暖通空调和家庭音频设备。

2.1 设备概述

图 1 显示设备系列的通用框图。

表 2。STM32F105xx 和 STM32F107xx 功能和外围计数

外围设备 ⁽¹⁾	STM32F105Rx			STM32F107Rx		STM32F105Vx			STM32F107Vx	
	64	128	256	128	256	64	128	256	128	256
Kbytes 的闪存	64	128	256	128	256	64	128	256	128	256
SRAM (Kbytes)	64									
包裹	LQFP64					LQFP 100	LQFP 100 , BGA 100	LQFP 100	LQFP 100	LQFP 100 , BGA 100
以太网	不是			是		不是			是	
计时器	通用用途					4				
	高级控制					1				
	日常必需品					2				



表 2。STM32F105xx 和 STM32F107xx 功能和外围计数 (续)

外围设备 ⁽¹⁾		STM32F105Rx	STM32F107Rx	STM32F105Vx	STM32F107Vx
沟通 离子接口	SPI (我 2S) (2)	3 (2)	3 (2)	3 (2)	3 (2)
	我 2 字母 C	2	1	2	1
	乌尔特	5			
	USB OTG FS	是			
	装罐量	2			
GPIOs		51		80	
12 位 ADC 频道数量				2 16	
12 位 DAC 频道数量				2 2	
CPU 频率		72 兆赫			
工作电压		2.0 至 3.6 伏			
工作温度		环境温度：-40 至 +85 °C / -40 至 +105 °C 结点温度：-40 至 + 125 °C			

1. 参考 表 5：引脚定义当应用程序所需的外围设备共享 I/O 引脚时，用于外围设备的可用性。
2. SPI2 和 SPI3 接口提供了在 SPI 模式或 I 模式下工作的灵活性 2S 音频模式。



2.2 整个家庭的完全兼容性

STM32F105xx 和 STM32F107xx 构成了连接线系列，其成员完全针对针，软件和功能兼容。

STM32F105xx 和 STM32F107xx 是低密度的替代品（STM32F103x4/6），中密度（STM32F103x8/B）和高密度（STM32F103xC/D/E）性能线设备，允许用户尝试不同的内存密度和外围设备，在开发周期中提供更大的自由度。

表 3。STM32F105xx 和 STM32F107xx 系列与 STM32F103xx 系列 (1)

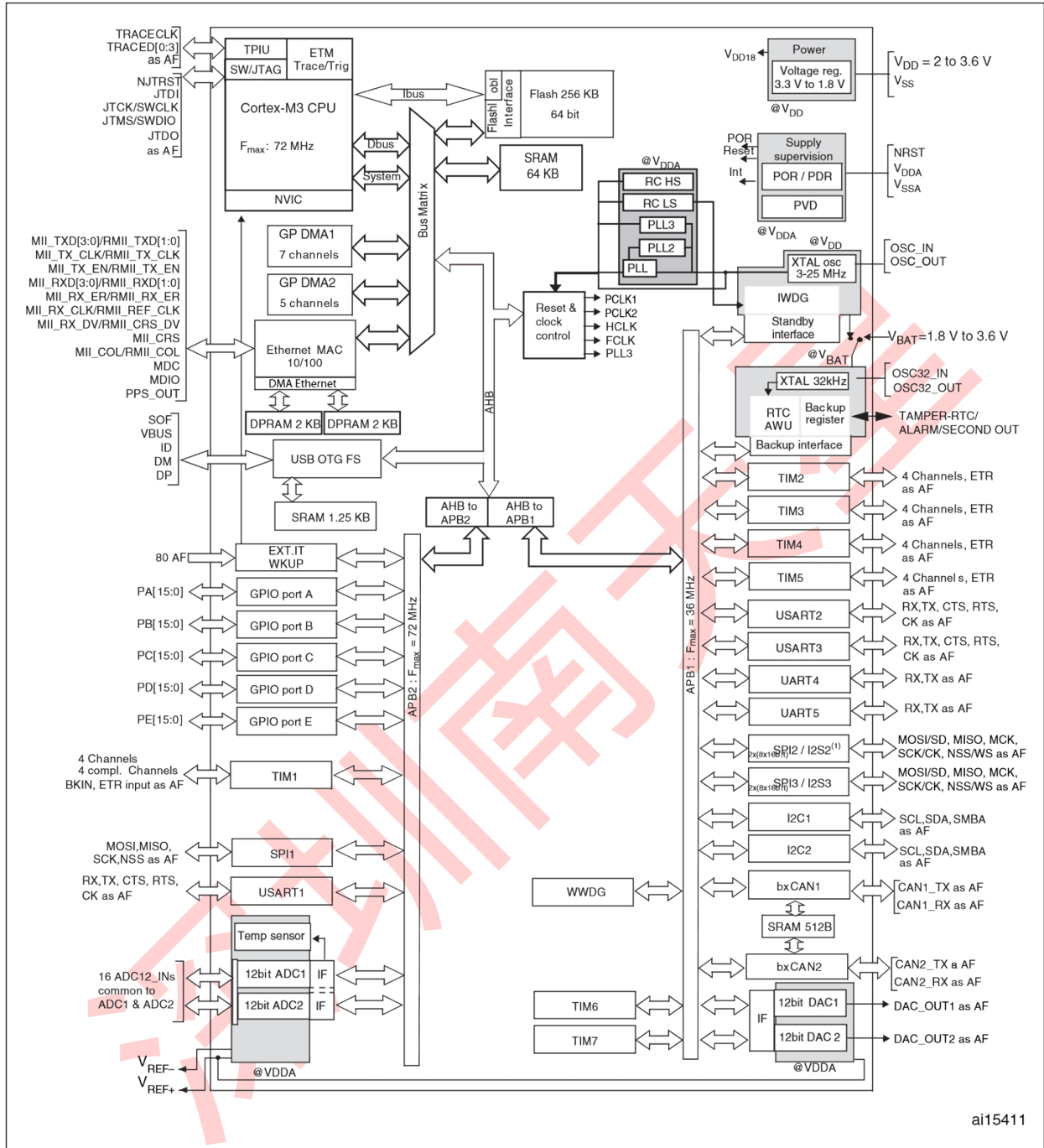
STM32 设备	低密度 STM32F103xx 设备		中密度 STM32F103xx 设备			高密度 STM32F103xx 设备			STM32F105xx			STM32F107xx				
	16	32	32	64	128	256	384	512	64	128	256	128	256			
闪存大小 (KB)	16	32	32	64	128	256	384	512	64	128	256	128	256			
公羊尺寸 (KB)	6	10	10	20	20	48	64	64	64	64	64	64	64			
144 个引脚																
100 个引脚																
64 个引脚	2 × USARTs 2×16 位计时器 1 × SPI, 1 × I ² C, USB 可以, 1 × PWM 计时器 2 × ADC		2 × USARTs 2 × 16 位计时器 1 × SPI, 1 × I ² C, USB, CAN, 1×PWM 计时器 2 × ADC			3 × USARTs 3×16 位计时器 2 × SPI, 2 × I ² Cs, USB, 可以, 1 × PWM 计时器 2 × ADC			5×USARTs 4×16 位计时器, 2×基本计时器, 3×SPI, 2 × I ² Ss, 2 × I ² C, USB, CAN, 2×PWM 计时器 3 × ADC, 2 × DAC, 1 × SDIO, FSMC (100 针和 144 针封装) (2)			5 × USARTs, 4×16 位计时器, 2 ×基本计时器, 3 × SPI, 2 × I ² Ss, 2×I ² C, USB OTG FS, 2×I ² C, 1 × PWM 计时器, 2 × ADC, 2×DAC			5 × USARTs, 4×16 位计时器, 2 ×基本计时器, 3 × SPI, 2 × I ² S, 1 × I ² C, USB OTG FS, 2 × CANs, 1 × PWM 计时器, 2 × ADC, 2×DAC, 以太网	
48 针																
36 针																

1. 参考 表 5：引脚定义当应用程序所需的外围设备共享 I/O 引脚时，用于外围设备的可用性。
2. 端口 F 和 G 在以 100 针包装交付的设备中不可用。



2.3 概述

图 1 • STM32F105xx 和 STM32F107xx 连接框图



ai15411

1. 字母 T 罗马字母的第一个字母= -40 °C 至 +85 °C (后缀 6, 见 表 62) 或 -40 °C 至 +105 °C (后缀 7, 见 表 62) , 连接温度分别高达 105°C 或 125°C。
2. AF = I/O 端口引脚上的备用功能。



2.3.1 带有嵌入式闪存和 SRAM 的 ARM Cortex-M3 核心

ARM Cortex-M3 处理器是用于嵌入式系统的最新一代 ARM 处理器。它的开发旨在提供一个低成本的平台，满足 MCU 实施的需求，减少引脚数和低功耗，同时提供出色的计算性能和对中断的高级系统响应。

ARM Cortex-M3 32 位 RISC 处理器具有卓越的代码效率，在通常与 8 位和 16 位设备相关的内存大小中提供 ARM 核心所期望的高性能。

凭借其嵌入式 ARM 核心，STM32F105xx 和 STM32F107xx 连接线系列与所有 ARM 工具和软件兼容。

[图1](#) 显示设备系列的通用框图。

2.3.2 嵌入式闪存

64 至 256K 字节的嵌入式闪存可用于存储程序和数据。

2.3.3 CRC（循环冗余检查）计算单元

CRC（循环冗余检查）计算单元用于从 32 位数据字和固定生成多项式中获取 CRC 代码。

在其他应用中，基于 CRC 的技术用于验证数据传输或存储完整性。在 EN/IEC 60335-1 标准范围内，它们提供了一种验证闪存完整性的方法。CRC 计算单元有助于在运行时计算软件的签名，与链接时生成并存储在给定内存位置的参考签名进行比较。

2.3.4 嵌入式 SRAM

以 0 等待状态的 CPU 时钟速度访问（读/写）64 千字节的嵌入式 SRAM。

2.3.5 嵌套矢量中断控制器（NVIC）

STM32F105xx 和 STM32F107xx 连接线嵌入了一个嵌套矢量中断控制器，能够处理多达 67 个可屏蔽的中断通道（不包括 Cortex-M3 的 16 条中断线）和 16 个优先级。

- 紧密耦合的 NVIC 提供低延迟中断处理
- 直接传递到核心的中断条目矢量表地址
- 紧密耦合的 NVIC 核心接口
- 允许早期处理中断
- 处理 达到/更高优先级的中断
- 支持尾链
- 处理器状态自动保存
- 在中断出口上恢复中断入口，没有指令开销

此硬件块提供灵活的中断管理功能，中断延迟最小。

2.3.6 外部中断/事件控制器（EXTI）

外部中断/事件控制器由 20 条用于生成中断/事件请求的边缘检测线组成。每条线都可以独立配置为选择触发事件（上升边缘、下降边缘，两者），并且可以独立屏蔽。挂起的寄存器维



护中断请求的状态。EXTI 可以检测脉冲宽度短于内部 APB2 时钟周期的外部线路。多达 80 个 GPIO 可以连接到 16 条外部中断线路。

2.3.7 时钟和启动

系统时钟选择在启动时进行，但是，在重置时选择内部 RC 8 MHz 振荡器作为默认 CPU 时钟。可以选择外部 3-25 MHz 时钟，在这种情况下，会监控其故障。如果检测到故障，系统会自动切换回内部 RC 振荡器。如果启用，将生成软件中断。同样，必要时可以对 PLL 时钟条目进行完全中断管理（例如，间接使用的外部振荡故障 Tor）。

单个 25 MHz 晶体可以记录整个系统，包括以太网和 USB OTG FS 外围设备。几个预缩放器和 PLL 允许配置 AHB 频率、高速 APB（APB2）和低速 APB（APB1）域。AHB 和高速 APB 域的最大频率为 72 MHz。低速 APB 域的最大允许频率为 36 MHz。参考 [图 59：第 100 页上的 USB O44TG FS + 以太网解决方案](#)。

高级时钟控制器使用单晶或振荡器对核心和所有外围设备进行时钟。为了实现音频类性能，可以使用音频晶体。在这种情况下，I²S 主时钟可以生成从 8 kHz 到 96 kHz 的所有标准采样频率，精度误差低于 0.5%。参考 [图 60：第 100 页上的 USB OTG FS + I²S（音频）解决方案](#)。

要配置 PLL，请参阅 [第 101 页表 63](#)，它根据应用程序类型提供 PLL 配置。

2.3.8 引导模式

在启动时，引导引脚用于选择三个引导选项之一：

- 从用户闪存启动
- 从系统内存启动
- 从嵌入式 SRAM 启动

引导加载程序位于系统内存中。它用于在设备模式下使用 USART1、USART2（重新映射）、CAN2（重新映射）或 USB OTG FS（DFU：设备固件升级）重新编程闪存。有关重新映射的信号，请参阅 [表 5：引脚定义](#)。

USART 外围设备与内部 8 MHz 振荡器（HSI）一起运行，但只有当存在外部 8 MHz、14.7456 MHz 或 25 MHz 时钟（HSE）时，CAN 和 USB OTG FS 才能工作。

有关引导加载程序的完整详细信息，请参阅 AN2606。

2.3.9 电源计划

- $V_{\text{女儿}} = 2.0$ 至 3.6 V：I/O 和内部调节器的外部电源。通过 V 外部提供 女儿 引脚。
- $V_{\text{SSA}}, V_{\text{DDA}} = 2.0$ 至 3.6 V：用于 ADC、复位块、RC 和 PLL 的外部模拟电源（应用于 V 的最低电压）DDA 使用 ADC 时为 2.4V）。V_{DDA} 和 V_{SSA} 必须连接到 V_{女儿} 和 V_{纳粹党卫军}，分别。
- $V_{\text{蝙蝠}} = 1.8$ 至 3.6 V：RTC 电源，外部时钟 32 kHz 振荡器和备用寄存器（通过电源开关）当 V_{女儿} 不在场。



2.3.10 电源主管

该设备具有集成的开机复位 (POR) / 关机复位 (PDR) 电路。它始终处于活动状态，并确保从/向下到 2 V 的正常运行。当 V 时，设备仍处于重置模式 女儿 低于指定的阈值， $V_{POR/PDR}$ ，不需要外部复位电路。

该设备具有嵌入式可编程电压检测器 (PVD)，可监控 $V_{女儿}/V_{DDA}$ 电源，并将其与 V 进行比较 PVD 阈值。当 V 时可以生成中断 女儿 V_{DDA} 下降到 V 以下 PVD 阈值和/或当 $V_{女儿}/V_{DDA}$ 比 V 高 PVD 阈值。然后，中断服务例程可以生成警告消息和/或将 MCU 置于安全状态。PVD 由软件启用。

2.3.11 电压调节器

调节器有三种操作模式：主 (MR)、低功耗 (LPR) 和关机。

- MR 用于标称调节模式 (运行)
- LPR 用于停止模式。
- 关机在待机模式下使用：调节器输出处于高阻抗；内核电路断电，诱导零消耗 (但寄存器和 SRAM 的内容丢失)

此调节器在重置后始终启用。它在待机模式下被禁用。

2.3.12 低功耗模式

STM32F105xx 和 STM32F107xx 连接线支持三种低功耗模式，以实现低功耗、短启动时间和可用唤醒源之间的最佳折衷：

- **睡觉时段形式**
在睡眠模式下，只有 CPU 停止。所有外围设备都继续运行，当发生中断/事件时，可以唤醒 CPU。
- **阻止形式**
停止模式实现了最低的功耗，同时保留了 SRAM 和寄存器的内容。1.8 V 域中的所有时钟都停止，PLL、HSI RC 和 HSE 晶体振荡器被禁用。稳压器也可以置于正常或低功耗模式。
该设备可以通过任何 EXTI 线路从停止模式唤醒。EXTI 线路源可以是 16 条外部线路之一、PVD 输出、RTC 报警或 USB OTG FS 唤醒。
- **备用物形式**
待机模式用于实现最低功耗。内部电压调节器已关闭，以便整个 1.8V 域都已关闭。PLL、HSI RC 和 HSE 晶体振荡器也已关闭。进入待机模式后，除了备份域和待机电路中的寄存器外，SRAM 和寄存器内容都会丢失。
当发生外部重置 (NRST 引脚)、IWDG 重置、WKUP 引脚上的上升边缘或 RTC 警报时，设备退出待机模式。

注意：RTC、IWDG 和相应的时钟源不会通过进入停止或待机模式而停止。



2.3.13 DMA

灵活的 12 通道通用 DMA (DMA1 为 7 通道, DMA2 为 5 通道) 能够管理内存到内存、外围内存和内存外围传输。两个 DMA 控制器支持循环缓冲区管理, 消除了控制器到达缓冲区末端时对用户代码干预的需求。

每个通道都连接到专用的硬件 DMA 请求, 并支持每个通道上的软件触发器。配置由软件进行, 源和目的地之间的传输大小是独立的。

DMA 可以与主要外围设备一起使用: SPI, I²C, USART, 通用, 基本和高级控制计时器 TIMx, DAC, I²S 和 ADC。

在 STM32F107xx 中, 有一个专门用于以太网的 DMA 控制器 (请参阅 [第 2.3.20 节: 支持专用 DMA 和 IEEE 1588 的以太网 MAC 接口](#) 获取更多信息)。

2.3.14 RTC (实时时钟) 和备份寄存器

RTC 和备用寄存器通过在 V_{DD} 上接通电源的开关提供备份寄存器。备份寄存器是 42 个 16 位寄存器, 用于存储 84 字节的用户应用程序数据, 当 V_{DD} 备份寄存器不存在。它们不会被系统或电源重置, 当设备从待机模式唤醒时, 它们也不会重置。

实时时钟提供一组连续运行的计数器, 可与合适的软件一起使用, 以提供时钟日历功能, 并提供报警中断和定期中断。它由 32.768 kHz 的外部晶体、谐振器或振荡器、内部低功耗 RC 振荡器或高速外部时钟除以 128 来计时。内部低速 RC 的典型频率为 40 kHz。RTC 可以使用外部 512 Hz 输出进行校准, 以补偿任何自然石英偏差。RTC 具有 32 位可编程计数器, 用于长期测量, 使用比较寄存器生成警报。20 位预缩放器用于时间基时钟, 默认配置为从 32.768 kHz 的时钟生成 1 秒的时间基。

有关更多信息, 请参阅 AN2604: “[STM32F101xx 和 STM32F103xx RTC 校准](#)”, 可从 www.st.com。

2.3.15 计时器和看门狗

STM32F105xx 和 STM32F107xx 设备包括一个高级控制计时器、四个通用计时器、两个基本计时器、两个看门狗计时器和一个 SysTick 计时器。

[表 4](#) 比较通用和基本计时器的功能。

表 4. 计时器功能比较

计时器	反决议	柜台类型	预标量因子	DMA 请求生成	捕获/比较频道	补充输出
TIM1	16 位	上, 下, 上/下	1 到 65536 之间的任何整数	是	4	是
TIMx (TIM2, TIM3, ...)	16 位	上, 下, 上/下	1 到 65536 之间的任何整数	是	4	不是



TIM4 , TIM5)						
TIM6, TIM7	16 位	在上面	1 到 65536 之间的任 何整数	是	0	不是

高级控制计时器 (TIM1)

高级控制计时器 (TIM1) 可以看作是在 6 个通道上多路复用的三相 PWM。它具有互补的 PWM 输出和可编程插入的死时。它也可以被视为一个完整的通用计时器。4 个独立频道可用于：

- 输入捕获
- 输出比较
- PWM 生成 (边缘或中心对齐模式)
- 一脉冲模式输出

如果配置为标准 16 位计时器，它具有与 TIMx 计时器相同的功能。如果配置为 16 位 PWM 发电机，它具有完全调制能力 (0-100%)。

计数器可以在调试模式下冻结。

许多功能与具有相同架构的标准 TIM 计时器共享。因此，高级控制计时器可以通过计时器链接功能与 TIM 计时器一起工作，以进行同步或事件链化。

通用计时器 (TIMx)

STM32F105xx 和 STM32F107xx 连接线设备中嵌入了多达 4 个可同步的标准计时器 (TIM2、TIM3、TIM4 和 TIM5)。这些计时器基于 16 位自动重新加载上/下计数器，16 位预标器，每个通道具有 4 个独立通道，用于输入捕获/输出比较、PWM 或一个脉冲模式输出。这在最大的封装上提供了多达 16 个输入捕获/输出比较/PWM。他们可以通过计时器链接功能与高级控制计时器一起工作，以进行同步初始化或事件链。

计数器可以在调试模式下冻结。

任何标准计时器都可用于生成 PWM 输出。每个计时器都有独立的 DMA 请求代。

基本计时器 TIM6 和 TIM7

这些计时器主要用于 DAC 触发器生成。它们也可以用作通用的 16 位时间基。

独立监督机构

独立看门狗基于 12 位下计数器和 8 位预标器。它从独立的 40 kHz 内部 RC 时钟，由于它独立于主时钟运行，它可以在停止和待机模式下运行。它既可以用作在发生问题时重置设备的看门狗，也可以用作应用程序超时管理的免费运行计时器。它是可通过选项字节配置的硬件或软件。计数器可以在调试模式下冻结。



⑤看门狗

⑤看门狗基于一个 7 位下柜台，可以设置为自由运行。当出现问题时，它可以用作监视狗来重置设备。它是从主时钟打卡的。它具有预警中断功能，计数器可以在调试模式下冻结。

SysTick 计时器

这个计时器专用于实时操作系统，但也可以用作标准下计数器。它的特点是：

- 一个 24 位的向下计数器

- 自动加载能力
- 当计数器达到 0 时，可屏蔽系统中断生成。
- 可编程时钟源

2.3.16 I²C 巴士

最多两个 I²C 总线接口可以在多主和从模式中运行。它们可以支持标准和快速模式。

它们支持 7/10 位寻址模式和 7 位双寻址模式（作为从属）。嵌入了硬件 CRC 生成/验证。

它们可以由 DMA 提供服务，并且它们支持 SMBus 2.0/PMBus。

2.3.17 通用同步/异步接收器发射器 (USARTs)

STM32F105xx 和 STM32F107xx 连接线嵌入了三个通用同步/异步接收器发射器 (USART1、USART2 和 USART3) 和两个通用异步接收器发射器 (UART4 和 UART5)。

这五个接口提供异步通信、IrDA SIR ENDEC 支持、多处理器通信模式、单线半双工通信模式，并具有 LIN 主/从功能。

USART1 接口能够以高达 4.5 Mbit/s 的速度进行通信。其他可用的接口以高达 2.25 Mbit/s 的频率进行通信。

USART1、USART2 和 USART3 还提供 CTS 和 RTS 信号的硬件管理、智能卡模式（符合 ISO 7816）和类似 SPI 的通信能力。除 UART5 外，所有接口都可以由 DMA 控制器提供。

2.3.18 串行外围接口 (SPI)

多达三个 SPI 能够在全双工和单纯形通信模式下在从和主模式下通信高达 18 Mbit/s。3 位预缩放器提供 8 个主模式频率，帧可配置为 8 位或 16 位。硬件 CRC 生成/验证支持基本的 SD 卡/MMC/SDHC^(A) 模式。

所有 SPI 都可以由 DMA 控制器提供服务。

2.3.19 集成声音 (I²S)

两个标准 I²S 接口（与 SPI2 和 SPI3 多路复用）可用，可以在主或从模式下操作。这些接口可以配置为以 16/32 位分辨率运行，作为输入或输出通道。支持 8 kHz 至 96 kHz 的音频采样频率。当其中一个或两个 I²S 接口在主模式下配置，主时钟可以以 256 倍的采样频率输



出到外部 DAC/CODEC，由于高级时钟连续，精度误差小于 0.5% 滚筒（见 [第 2.3.7 节：时钟和启动](#)）。

请参阅 STM32F10xxx 参考手册的“串行外围接口（SPI）”部分中提供的“音频频率精度”表。

2.3.20 支持专用 DMA 和 IEEE 1588 的以太网 MAC 接口

周边在 STM32F105xx 设备上不可用。

STM32F107xx 设备通过行业标准媒体独立接口（MII）或简化媒体独立接口（RMII）为以太网局域网通信提供符合 IEEE-802.3-2002 标准的媒体访问控制器（MAC）。STM32F107xx 需要外部物理接口设备（PHY）连接到物理局域网总线（双峰对、光纤等）。PHY 使用多达 17 个信号（MII）或 9 个信号（RMII）连接到 STM32F107xx MII 端口，并且可以使用 25 MHz（MII）进行时钟或 STM32F107xx 的 50 MHz（RMII）输出。

STM32F107xx 包括以下功能：

- 支持 10 和 100 Mbit/s 速率
- 专用 DMA 控制器允许在专用 SRAM 和描述符之间进行高速传输（详情请参阅 STM32F105xx/STM32F107xx 参考手册）
- 标记的 MAC 帧支持（VLAN 支持）
- 半双工（CSMA/CD）和全双工操作 • MAC 控制子层（控制帧）支持

A. SDHC = 安全的数字高容量。



- 32 位 CRC 生成和删除
- 物理和多播地址（多播和组地址）的几种地址过滤模式
- 每个传输或接收帧的 32 位状态代码• 内部 FIFO 缓冲传输和接收帧。传输 FIFO 和接收 FIFO 都是 2K 字节，总共 4K 字节
- 支持符合 IEEE 1588 的硬件 PTP（精确时间协议），并将时间戳比较器连接到 TIM2 触发输入
- 当系统时间大于目标时间时，触发中断

2.3.21 控制器区域网络（CAN）

这两个 CAN 符合 2.0A 和 B（主动）规范，比特率高达 1 Mbit/s。它们可以接收和传输具有 11 位标识符的标准帧以及具有 29 位标识符的扩展帧。每个 CAN 有三个传输邮箱，两个接收 FIFOs，有 3 个阶段和 28 个共享的可扩展过滤器库（即使使用一个 CAN，它们都可以使用）。为每个 CAN 分配的 256 字节的 SRAM（总共 512 字节）不与任何其他外围设备共享。

2.3.22 通用串行总线全速（USB OTG FS）

STM32F105xx 和 STM32F107xx 连接线设备嵌入了带有集成收发器的 USB OTG 全速（12 Mb/s）设备/主机/OTG 外围设备。USB OTG FS 外围设备符合 USB 2.0 规范和 OTG 1.0 规范。它具有软件可配置的端点设置，并支持暂停/恢复。USB OTG 全速控制器需要一个专用的 48 MHz 时钟，该时钟由连接到 HSE 振荡器的 PLL 生成。主要特点是：

- 1.25 KB 的 SRAM 仅供端点使用（不与任何其他外围设备共享）
- 4 个双向端点
- 内部 HNP/SNP/IP（不需要任何外部电阻）
- 对于 OTG/主机模式，如果连接了总线供电的设备，则需要电源开关
- SOF 输出可用于在等时模式下同步外部音频 DAC 时钟
- 根据 USB 2.0 规范，支持的传输速度是：
 - 在主机模式下：全速和低速
 - 在设备模式下：全速

2.3.23 GPIO（通用输入/输出）

每个 GPIO 引脚都可以通过软件配置为输出（推拉或开漏）、输入（带或不带上拉或下拉）或外围替代功能。大多数的 GPIO 引脚与数字或模拟替代功能共享。所有 GPIO 都是高电流的。如果需要，可以按照特定序列锁定 I/Os 备用函数配置，以避免对 I/Os 寄存器进行虚假写入。

APB2 上的 I/O，切换速度高达 18 MHz

描述



2.3.24 重新映射功能

此功能允许在给定应用程序中使用最大数量的外围设备。事实上，替代功能不仅在默认引脚上可用，而且在可重新应用的其他特定引脚上也可用。这具有使电路板设计和端口使用更加灵活的优势。

有关详细信息，请参阅表 5：引脚定义；它显示了可重新映射的替代功能的列表和可以重新映射它们的引脚。有关软件注意事项，请参阅 STM32F10xxx 参考手册。

2.3.25 ADC（模数转换器）

两个 12 位模拟数字转换器嵌入到 STM32F105xx 和 STM32F107xx 连接线设备和每个 ADC 共享多达 16 个外部通道，在单射或扫描模式下执行转换。在扫描模式下，对一组选定的模拟输入进行自动转换。

嵌入 ADC 接口中的其他逻辑函数允许：

- 同时采样和保持
- 交错的样品和持有
- 单分流

ADC 可以由 DMA 控制器提供服务。

模拟看门狗功能允许非常精确地监控一个、部分或所有选定通道的转换电压。当转换后的电压超出编程阈值时，会产生中断。

标准计时器（TIMx）和高级控制计时器（TIM1）生成的事件可以分别在内部连接到 ADC 启动触发器和注入触发器，以允许应用程序同步 A/D 转换和计时器。

2.3.26 DAC（数字模拟转换器）

两个 12 位缓冲 DAC 通道可用于将两个数字信号转换为两个模拟电压信号输出。选择的设计结构由集成电阻串和反转配置的放大器组成。

这个双数字接口支持以下功能：

- 两个 DAC 转换器：每个输出通道一个
- 8 位或 12 位单调输出
- 12 位模式下的左或右数据对齐
- 同步更新功能
- 噪声波生成
- 三角波生成
- 双 DAC 通道独立或同时转换
- 每个通道的 DMA 能力
- 转换的外部触发器
- 输入电压参考 V_{REF+}

描述



STM32F105xx, STM32F107xx

STM32F105xx 和 STM32F107xx 连接线系列使用八个 DAC 触发输入。DAC 通道通过计时器更新输出触发，这些输出也连接到不同的 DMA 通道。

2.3.27 温度传感器

温度传感器必须产生随温度线性变化的电压。转换范围在 $2\text{ V} < V_{\text{DDA}} < 3.6\text{ 伏}$ 。温度传感器内部连接到 ADC1_IN16 输入通道，该通道用于将传感器输出电压转换为数字值。

2.3.28 串行线 JTAG 调试端口 (SWJ-DP)

ARM SWJ-DP 接口是嵌入式的，是 JTAG 和串行线调试端口的组合，可以将串行线调试或 JTAG 探头连接到目标。JTAG TMS 和 TCK 引脚分别与 SWDIO 和 SWCLK 共享，TMS 引脚上的特定序列用于在 JTAG-DP 和 SW-DP 之间切换。

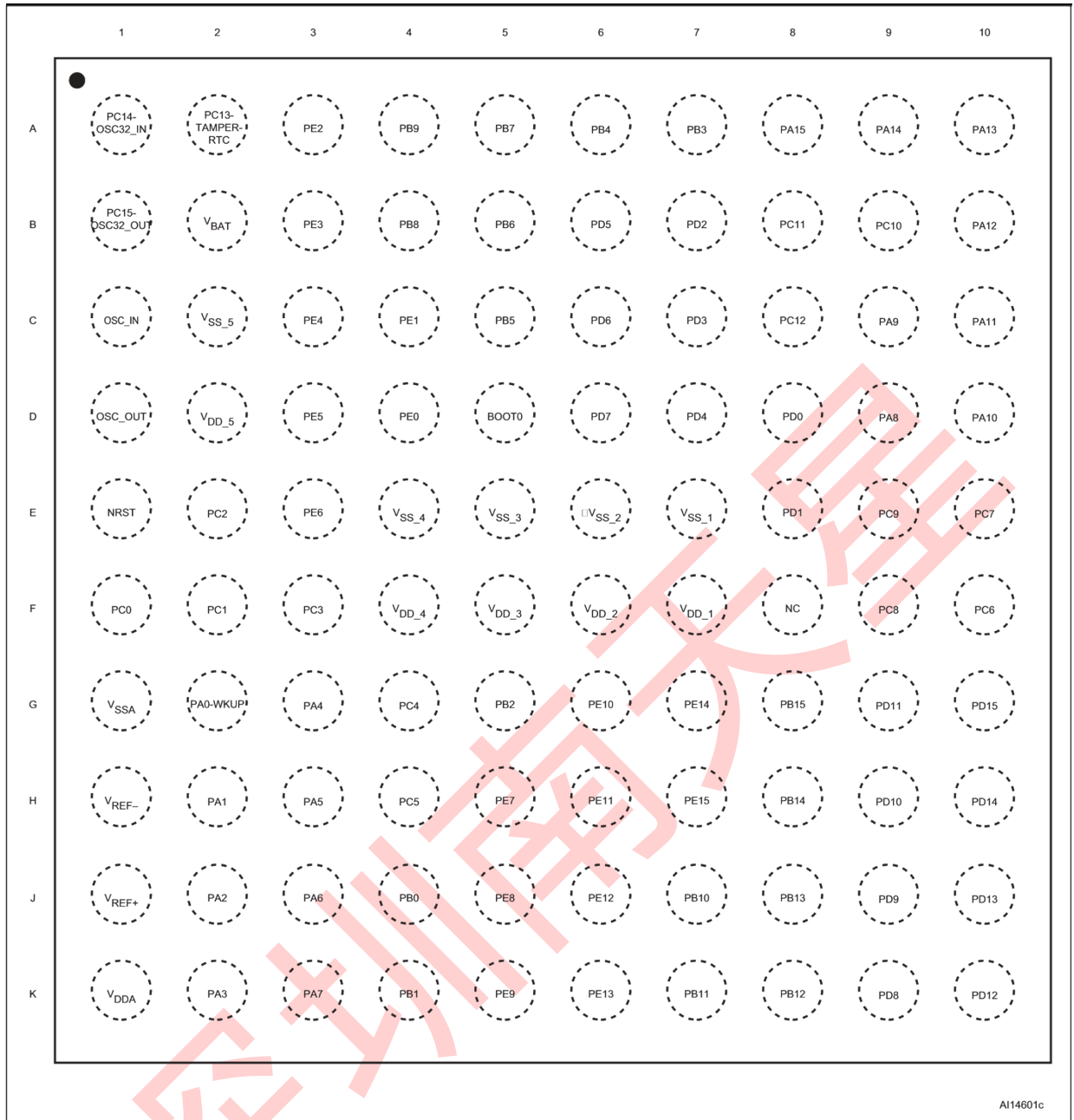
2.3.29 嵌入式跟踪宏细胞™

ARM® 嵌入式跟踪宏单元通过以非常高的速度将压缩数据从 STM32F10xxx 通过少量 ETM 引脚流到外部硬件跟踪端口分析仪 (TPA) 设备，为 CPU 核心内的指令和数据流提供了更大的可见性。TPA 使用 USB、以太网或任何其他高速信道连接到主机计算机。可以记录实时指令和数据流活动，然后格式化以显示在运行调试器软件的主机上。TPA hardware 可以从常见的开发工具供应商那里获得。它与第三方调试器软件工具一起运行。

引脚和引脚描述

3 引脚和引脚描述

图 2 • STM32F105xx 和 STM32F107xx 连接线 BGA100 球顶视图

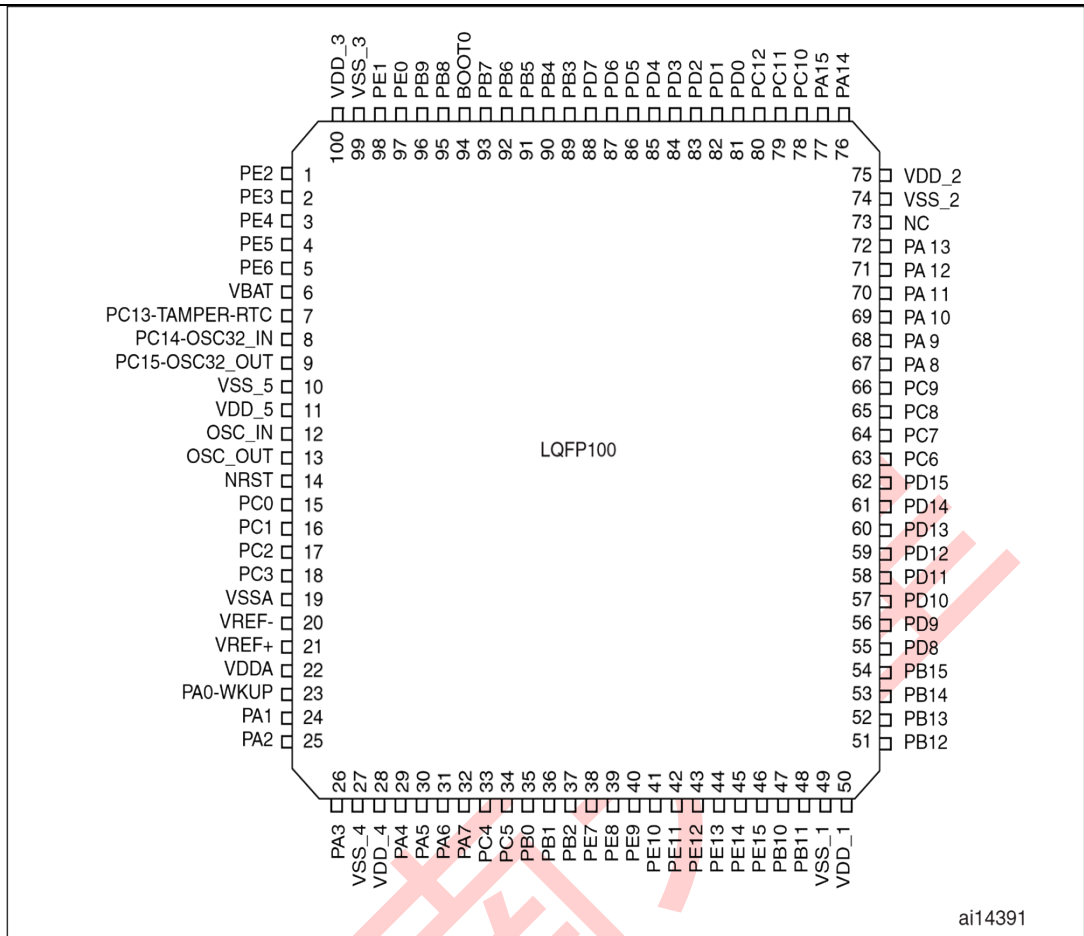


A114601c

引脚和引脚描述

图 3 • STM32F105xx 和 STM32F107xx 连接线 LQFP100 引脚

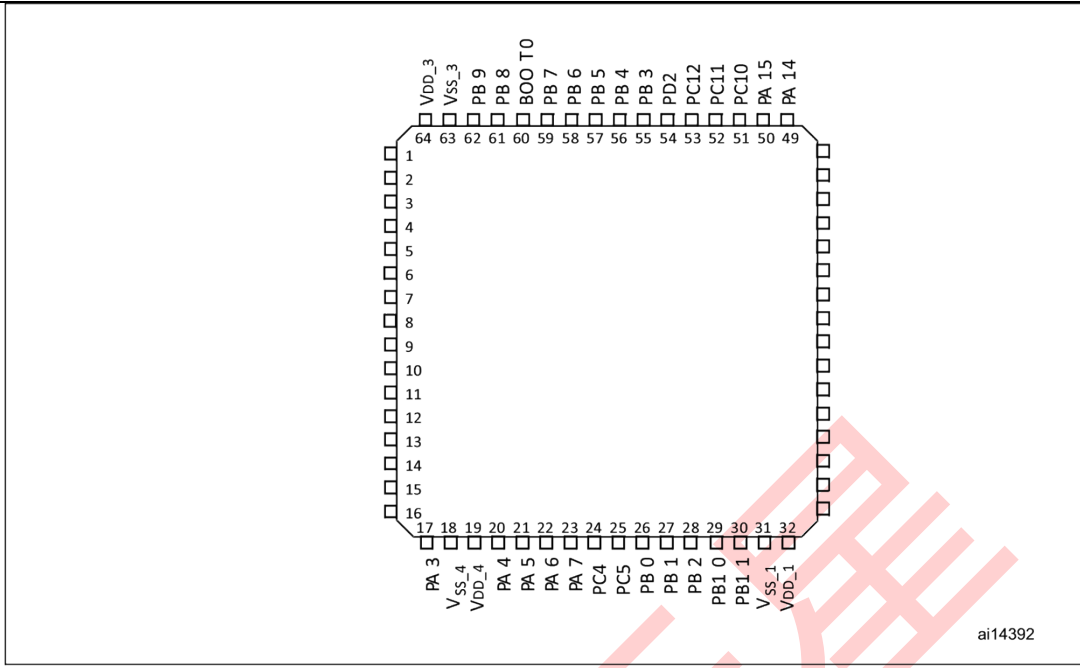
STM32F105xx, STM32F107xx



引脚和引脚描述

图 4。STM32F105xx 和 STM32F107xx 连接线 LQFP64 引脚

罗马字母的第
十九个 D kθ
罗马字母的第
十九个 t
罗马字母的第
23 个字母
6jTtDdWZTZd kj
罗马字母的第
十九个 ^^ t
罗马字母的第
23 个字母
6kTK^t/E Kc
罗马字母的第
23 个字母 6j
罗马字母的第
23 个字母
6pTK^tKh d kp
罗马字母的第
23 个字母 6t
罗马字母的第
23 个字母
6TK^/E Kk
罗马字母的第
23 个字母 66



罗马字母的第 23 个字母 6TK^ Khd Kt 罗马字母的第 23 个字母 66
 EZ^d kt 罗马字母的第 23 个字母 E 罗马字母的第 23 个字母 6
 K6 罗马字母的第 23 个字母 θ
 罗马字母的第 23 个字母 6 >Y&WΣk k6 罗马字母的第 23 个字母 E
 罗马字母的第 23 个字母 t te 罗马字母的第 23 个字母 θ
 罗马字母的第 23 个字母 t jθ 罗马字母的第 23 个字母 J 罗马字母
 的第十九个 ^^ tj 罗马字母的第 23 个字母 Σ
 罗马字母的第十九个 tκ 罗马字母的第 23 个字母 6p
 罗马字母的第 23 个字母 6Tt<hW tp 罗马字母的第 23 个字母 6k
 罗马字母的第 23 个字母 6 tk 罗马字母的第 23 个字母 6j
 罗马字母的第 23 个字母 t tj 罗马字母的第 23 个字母 6t

