

恩智浦半导体

文档编号 MKE02P64M40SF0

数据表：技术数据

修订版 6, 12/2019

KE02 子系列数据表

支持以下机型MKE02Z16VLC4(R)、

MKE02Z32VLC4(R)、

MKE02Z64VLC4(R)、

MKE02Z16VLD4(R)、

MKE02Z32VLD4(R)、

MKE02Z64VLD4(R)、

MKE02Z32VLH4(R)、

MKE02Z64VLH4(R)、

MKE02Z32VQH4(R)、

MKE02Z64VQH4(R)、

MKE02Z16VFM4(R)、

MKE02Z32VFM4(R)和

MKE02Z64VFM4(R)

主要特点

- 运行特性
 - 电压范围：2.7 至 5.5 V
 - 闪存写入电压范围：2.7 至 5.5 V
 - 温度范围（环境）：-40 至 105°C
- 性能
 - 高达 40 MHz 的 Arm® Cortex-M0+ 内核和高达 20 MHz 的总线时钟
 - 单周期 32 位 x 32 位乘法器
 - 单周期 I/O 访问端口

- 存储器和存储器接口
 - 多达 64 KB 闪存
 - 最多 256 B EEPROM
 - 最多 4 KB RAM
- 时钟
 - 振荡器 (OSC) - 支持 32.768 kHz 晶体或 4 MHz 至 20 MHz 晶体或陶瓷谐振器；可选择低功率或高增益振荡器
 - 内部时钟源 (ICS) - 带有内部或外部基准的内部 FLL，31.25 kHz 预微调内部基准，用于 32 MHz 系统时钟（最高可微调至 40 MHz 系统时钟）
 - 内置 1 kHz 低功耗振荡器 (LPO)

MKE02P64M40SF0

- 低电压检测 (LVD)，带复位或中断功能，可选择跳闸点
- 具有独立时钟源的看门狗 (WDOG)
- 可编程循环冗余校验模块 (CRC)
- 串行线调试接口 (SWD)
- 比特处理引擎 (BME)
- 安全和完整性模块
 - 每个芯片 64 位唯一标识 (ID) 号
- 人机界面
 - 多达 57 个通用输入/输出 (GPIO)
 - 两个最高 8 位键盘中断模块 (KBI)
 - 外部中断 (IRQ)
- 模拟模块
 - 一个最多 16 通道 12 位 SAR ADC，在停止模式下运行，可选硬件触发器 (ADC)
 - 两个模拟比较器，包含一个 6 位 DAC 和可编程基准输入 (ACMP)
- 系统外设
 - 电源管理模块 (PMC) 具有三种电源模式：运行、等待、停止

恩智浦保留根据需要更改生产细节规格的权利，以便改进产品设计。



- 计时器
 - 一个 6 通道 FlexTimer/PWM (FTM)
 - 两个双通道 FlexTimer/PWM (FTM)
 - 一个双通道周期性中断定时器 (PIT)
 - 一个实时时钟 (RTC)
- 通信接口
 - 两个 SPI 模块 (SPI)
 - 最多三个 UART 模块 (UART)
 - 一个 I2C 模块 (I2C)
- 套餐选项
 - 64 引脚 QFP/LQFP
 - 44 引脚 LQFP
 - 32 引脚 LQFP
 - 32 引脚 QFN

深圳南天星

目录

1 订购部件。.....	4	5.2.2 FTM 模块计时。.....	17
1.1 确定有效的可订购部件。.....	4	5.3 散热规格.....	18
2 部件标识。.....	4	5.3.1 热运行要求。.....	18
2.1 说明.....	4	5.3.2 热特性.....	19
2.2 格式。.....	4	6 外围设备的操作要求和行为.....	20
2.3 字段.....	4	6.1 核心模块.....	20
2.4 例如.....	5	6.1.1 SWD 电器.....	20
3 参数分类。.....	5	6.2 外部振荡器 (OSC) 和 ICS 特性。.....	21
4 评级.....	6	6.3 NVM 规格.....	23
4.1 热处理额定值。.....	6	6.4 模拟.....	24
4.2 湿度处理等级。.....	6	6.4.1 ADC 特性。.....	25
4.3 ESD 处理等级。.....	6	6.4.2 模拟比较器 (ACMP) 电器。.....	27
4.4 额定工作电压和电流。.....	7	6.5 通信接口。.....	28
5 一般情况.....	7	6.5.1 SPI 开关规格.....	28
5.1 非开关电气规格。.....	7	7 尺寸.....	31
5.1.1 直流特性.....	7	7.1 获取包件尺寸。.....	31
5.1.2 电源电流特性。.....	14	8 引脚输出。.....	32
5.1.3 EMC 性能。.....	15	8.1 信号复用和引脚分配。.....	32
5.2 开关规格。.....	16	8.2 设备引脚分配。.....	34
5.2.1 控制时间。.....	16	9 修订历史。.....	36

1 订购部件

1.1 确定有效的可订购部件

网上提供了有效的可订购部件号。要确定该设备的可订购部件号，请访问 nxp.com，并对以下设备号执行部件号搜索：KE02Z。

2 部件标识

2.1 说明

芯片的零件编号有一些字段可以识别具体的零件。您可以使用这些字段的值来确定收到的具体部件。

2.2 格式

该设备的部件编号格式如下：

Q KE## A FFF R T PPC CC N

2.3 字段

该表列出了零件编号中每个字段的可能值（并非所有组合都有效）：

现场	说明	价值观
Q	资格状况	<ul style="list-style-type: none"> M = 完全合格，一般市场流量 P = 资格预审

KE##	Kinetis 家族	• KE02
A	关键属性	• Z = M0+ 核心
FFF	编程闪存大小	• 16 = 16 KB • 32 = 32 KB • 64 = 64 KB
R	硅修订	• (空白) = 主要 • A = 主版本之后的修订

下一页继续列表...

深圳南天恩

现场	说明	价值观
T	温度范围 (°C)	• V = -40 至 105
聚丙烯	软件包标识符	<ul style="list-style-type: none"> • LC = 32 LQFP (7 毫米 x 7 毫米) • FM = 32 QFN (5 毫米 x 5 毫米) • LD = 44 LQFP (10 毫米 x 10 毫米) • QH = 64 QFP (14 毫米 x 14 毫米) • LH = 64 LQFP (10 毫米 x 10 毫米)
CC	CPU 最高频率 (兆赫)	• 4 = 40 兆赫
N	包装类型	<ul style="list-style-type: none"> • R = 卷带 • (空白) = 托盘

2.4 示例

这是一个零件编号示例：

MKE02Z64VQH4

3 参数分类

本补充资料中显示的电气参数是通过各种方法保证的。为了让客户更好地理解，我们采用了以下分类方法，并在表格中酌情对参数进行了相应标记：

表 1. 参数分类

P	这些参数在每台设备的生产测试中都得到了保证。
C	这些参数可通过测量不同工艺变化的统计相关样本量来进行设计表征。
T	除非另有说明，否则这些参数都是在典型条件下，通过对典型器件的少量样本进行设计鉴定而获得的。典型值一栏中显示的所有值均在此范围内。
D	这些参数主要来自模拟。

注意

参数表中标有 "C "的一栏酌情显示了分类。

深圳南天星

4 评级

4.1 热处理额定值

符号	说明	Min.	最大	单位	说明
TSTG	储存温度	-55	150	°C	1
TSDR	焊接温度, 无铅	-	260	°C	2

1. 根据 JEDEC 标准 JESD22-A103 "高温存储寿命"确定。
2. 根据 IPC/JEDEC 标准 J-STD-020 "非恒温固态表面贴装器件湿度/回流灵敏度分类"确定。

4.2 湿度处理等级

符号	说明	Min.	最大	单位	说明
MSL	湿度灵敏度级别	-	3	-	1

1. 根据 IPC/JEDEC 标准 J-STD-020 "非恒温固态表面贴装器件湿度/回流灵敏度分类"确定。

4.3 ESD 处理额定值

符号	说明	Min.	最大	单位	说明
VHBM	静电放电电压、人体模型	-6000	+6000	V	1
VCDM	静电放电电压, 带电设备模型	-500	+500	V	2
ILAT	环境温度 125°C 时的锁存电流	-100	+100	毫安	3

1. 根据 JEDEC 标准 JESD22-A114, 静电放电 (ESD) 灵敏度测试人体模型 (HBM) 确定。
2. 根据 JEDEC 标准 JESD22-C101 "微电子元件静电放电耐受阈值的场致带电器件模型试验方法"确定。
3. 根据 JEDEC 标准 JESD78D (集成电路门锁效应测试) 确定。
 - 测试在 125 °C 外壳温度下进行 (二级)。
 - I/O 引脚通过 ± 100 mA I 测试, I_{DD} 电流限制为 800 mA。
 - I/O 引脚通过 +60/-100 mA I 测试, I_{DD} 电流限制为 1000 mA。

- 电源组通过 $1.5\text{ V}_{\text{ocmax}}$
- 由于产品调节要求，只对 RESET 引脚进行了负 I 测试。

深圳南天星

4.4 额定工作电压和电流

绝对最大额定值仅为应力额定值，不保证在最大值时的功能运行。应力超过下表规定的极限值可能会影响设备的可靠性或对设备造成永久性损坏。有关功能操作条件，请参阅本文件中的其余表格。

该器件包含防止高静态电压或电场造成损坏的电路；但是，建议采取正常的预防措施，以避免对该高阻抗电路施加任何高于最大额定电压的电压。如果将未使用的输入绑定到适当的逻辑电压电平（例如 V_{SS} 或 V_{DD} ），或启用与引脚相关的可编程上拉电阻，则可提高工作可靠性。

表 2. 额定工作电压和电流

符号	说明	Min.	最大	单位
VDD	数字电源电压	-0.3	6.0	V
IDD	输入 V_{DD}	-	120	毫安
VIN	输入电压，真开路漏极引脚除外	-0.3	$V_{DD} + 0.31$	V
	真漏极开路引脚的输入电压	-0.3	6	V
I_D	单引脚瞬时最大电流限制（适用于所有端口引脚）	-25	25	毫安
VDDA	模拟电源电压	$V_{DD} - 0.3$	$V_{DD} + 0.3$	V

1. V_{DD} 的最大额定值也适用于 $V_{O.IN}$

5 一般情况

5.1 非开关电气规格

5.1.1 直流特性

本节包括有关电源要求和 I/O 引脚特性的信息。

表 3.直流电特性

符号	C	说明		最小	典型 ¹	最大	单位
-	-	工作电压 ²	-	2.7	-	5.5	V

下一页继续列表...

深圳南天恩

表 3.直流特性 (续)

符号	C	说明		最小	典型 ¹	最大	单位	
VOH	P	输出高压	除 PTA2 和 PTA3 外, 所有 I/O 引脚均为标准驱动强度	5 V, $I_{load} = -5$ mA	$V_{DD} - 0.8$	-	-	V
	C			3 V, $I_{load} = -2.5$ mA	$V_{DD} - 0.8$	-	-	V
	P	大电流驱动引脚, 高驱动强度 ³	5 V, $I_{load} = -20$ mA	$V_{DD} - 0.8$	-	-	V	
	C		3 V, $I_{load} = -10$ mA	$V_{DD} - 0.8$	-	-	V	
IOHT	D	输出高电流	所有端口的最大总 I_{OH}	5 V	-	-	-100	毫安
				3 V	-	-	-60	
沃尔	P	输出低电压	所有 I/O 引脚, 标准驱动强度	5 V, $I_{load} = 5$ mA	-	-	0.8	V
	C			3 V, $I_{load} = 2.5$ mA	-	-	0.8	V
	P	大电流驱动引脚, 高驱动强度 ³	5 V, $I_{load} = 20$ mA	-	-	0.8	V	
	C		3 V, $I_{load} = 10$ mA	-	-	0.8	V	
IOLT	D	输出低电流	所有端口的最大总 I_{OL}	5 V	-	-	100	毫安
				3 V	-	-	60	
VIH	P	输入高压	所有数字输入	$4.5 \leq V_{DD} < 5.5$ V	$0.65 \times V_{DD}$	-	-	V
				$2.7 \leq V_{DD} < 4.5$ V	$0.70 \times V_{DD}$	-	-	
VIL	P	输入低电压	所有数字输入	$4.5 \leq V_{DD} < 5.5$ V	-	-	$0.35 \times V_{DD}$	V
				$2.7 \leq V_{DD} < 4.5$ V	-	-	$0.30 \times V_{DD}$	
维斯	C	输入滞后	所有数字输入	-	$0.06 \times V_{DD}$	-	-	mV
$ I_{in} $	P	输入漏电流	每个引脚 (引脚处于高阻抗输入模式)	$V_{IN} = V_{DD}$ 或 V_{SS}	-	0.1	1	μ A
$ I_{INTOT} $	C	所有端口引脚的总漏电流组合 d	高阻抗输入模式下的引脚	$V_{IN} = V_{DD}$ 或 V_{SS}	-	-	2	μ A
RPU	P	上拉电阻器	启用时的所有数字输入 (除 PTA2 和 PTA3 以外的所有 I/O 引脚)	-	30.0	-	50.0	k Ω
R_{4PU}	P	上拉电阻器	PTA2 和 PTA3 引脚	-	30.0	-	60.0	k Ω
IIC	D	DC	单针限位	$V_{IN} < V_{SS}$, $V_{IN} >$	-2	-	2	毫安

		注入 ^{5,6,7} 电流	MCU 总限值, 包括所有受压引脚的总和	VDD	非开关电气规格			
					-5	-	25	
Cin	C		输入电容, 所有引脚	-	-	-	7	pF
显存	C		内存保持电压	-	2.0	-	-	V

1. 典型值在 25 °C 时测量。已表征, 未测试。
2. 最大电源 VDD 升压速率为 70V/ms, 根据不同批次样品的测试结果确定。

深圳南天恩

非开关电气规格

- 只有 PTB4、PTB5、PTD0、PTD1、PTE0、PTE1、PTH0 和 PTH1 支持大电流输出。
- 指定的电阻值是器件内部的实际值。在引脚外部测量时，上拉值可能会更高。
- 除 PTA2 和 PTA3 外，所有非电源功能引脚均内部钳位至 V_{SS} 和 V_{DD} 。PTA2 和 PTA3 是真正的开路漏极 I/O 引脚，内部钳位至 V_{SS} 。
- 输入电流必须限制在指定值。要确定所需的限流电阻值，请计算正负钳位电压的电阻值，然后使用较大的电阻值。
- 在瞬时和最大工作电流条件下，电源必须在工作 V_{DD} 范围内保持稳压。如果正注入电流 ($V_{in} > V_{DD}$) 大于 I_{DD} ，则注入电流可能流出 V_{DD} ，并可能导致外部电源失调。确保外部 V_{DD} 负载在 MCU 不耗电时（如无系统时钟或时钟频率很低（可降低总体功耗））分流的电流高于最大注入电流。

表 4.LVD 和 POR 规格

符号	C	说明	最小	类型	最大	单位	
VPOR	D	POR 重启电压 ¹	1.5	1.75	2.0	V	
VLVDH	C	跌落低电压检测阈值-高量程 (LVDV = 1) ²	4.2	4.3	4.4	V	
VLVW1H	C	低电压下降警告阈值-高量程	4.3	4.4	4.5	V	
VLVW2H	C		第 2 级下降 (LVWV = 01)	4.5	4.5	4.6	V
VLVW3H	C		第 3 级下降 (LVWV = 10)	4.6	4.6	4.7	V
VLVW4H	C		第 4 级下降 (LVWV = 11)	4.7	4.7	4.8	V
VHYSH	C	高量程低电压检测/警告磁滞	-	100	-	mV	
VLVDL	C	降低低电压检测阈值-低量程 (LVDV = 0)	2.56	2.61	2.66	V	
VLVW1L	C	低电压下降警告阈值 - 低量程	2.62	2.7	2.78	V	
VLVW2L	C		第 2 级下降 (LVWV = 01)	2.72	2.8	2.88	V
VLVW3L	C		第 3 级下降 (LVWV = 10)	2.82	2.9	2.98	V
VLVW4L	C		第 4 级下降	2.92	3.0	3.08	V

		(LVWV = 11)	非开关电气规格			
VHYSDL	C	低量程低电压检测滞后	-	40	-	mV
VHYSWL	C	低量程低电压警告滞后	-	80	-	mV
VBG	P	缓冲带隙输出 ³	1.14	1.16	1.18	V

1. 最大值是保证 POR 的最高电压。
2. 上升阈值为下降阈值 + 迟滞。
3. 电压出厂时经过微调, $V_{DD} = 5.0\text{ V}$, 温度 = 25 °C

深圳南天恩

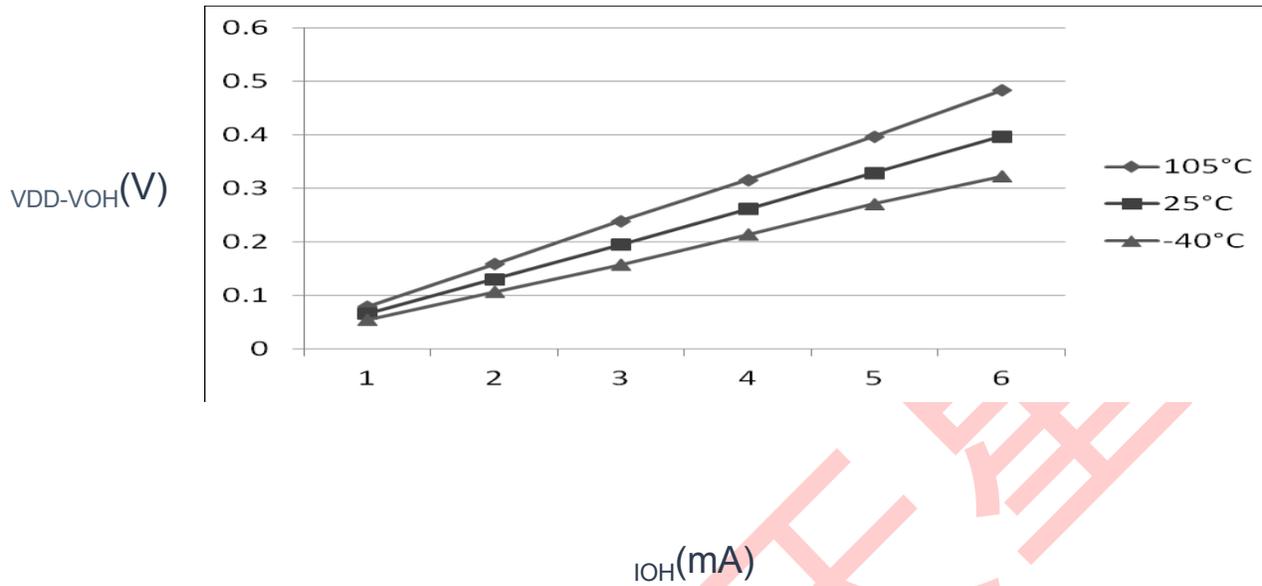


图 1.典型 V -V_{DDOH} Vs. I_{OH} (标准驱动强度) (V_{DD} = 5 V)

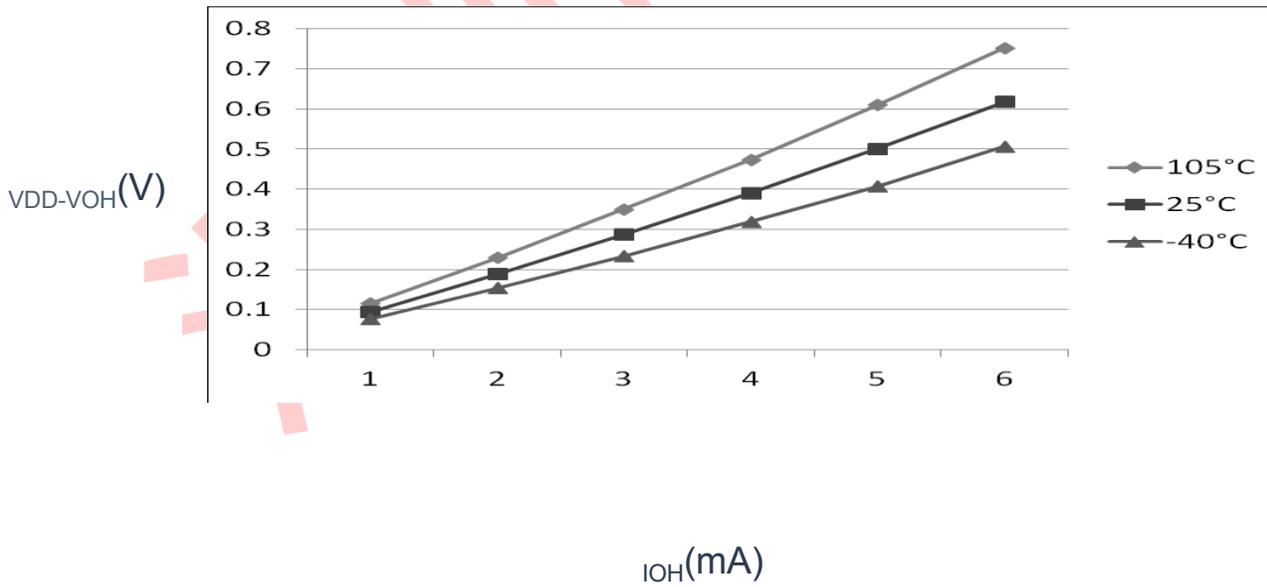


图 2.典型 V -V_{DDOH} Vs. I_{OH} (标准驱动强度) (V_{DD} = 3 V)

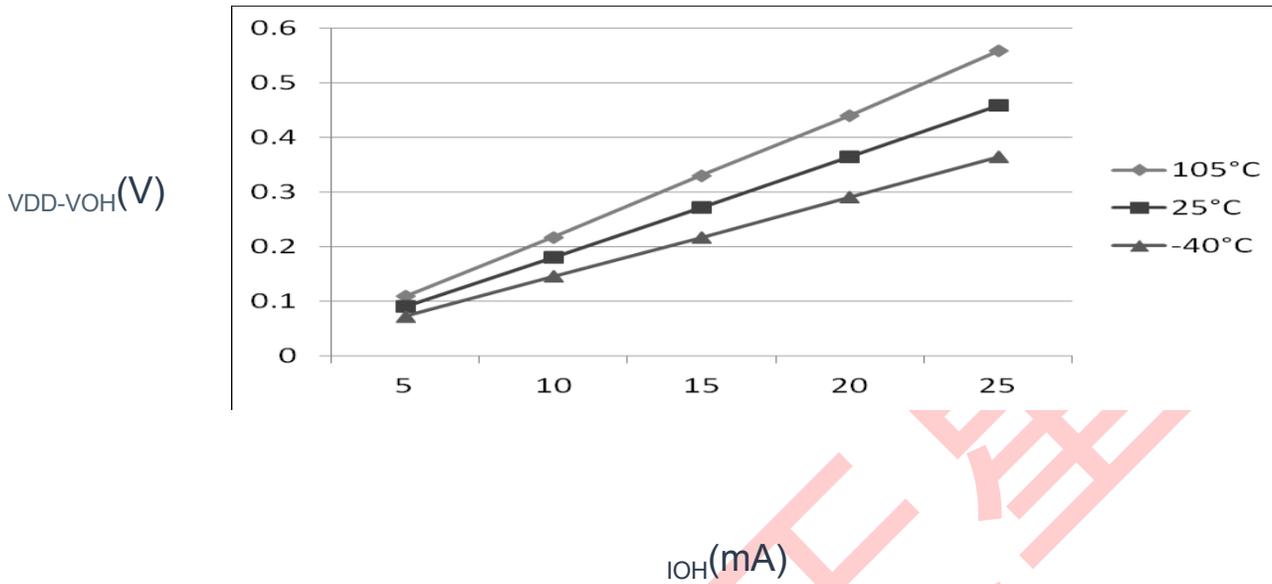


图 3.典型 V -V_{DDOH} Vs. I_{OH} (高驱动强度) (V_{DD} = 5 V)

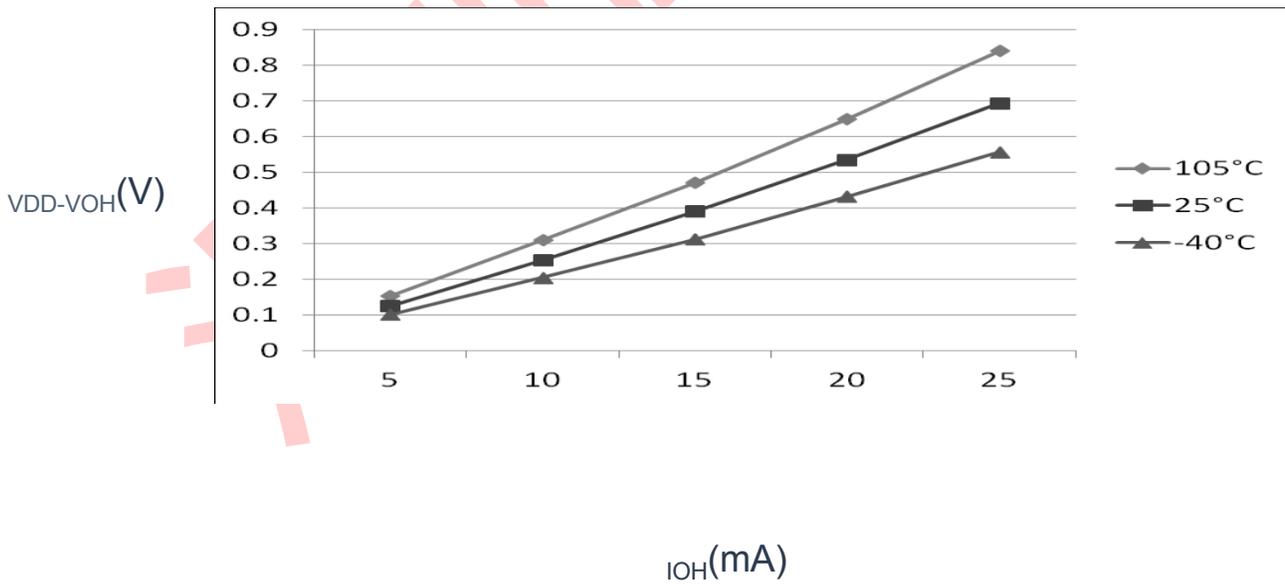


图 4.典型 V -V_{DDOH} Vs. I_{OH} (高驱动强度) (V_{DD} = 3 V)

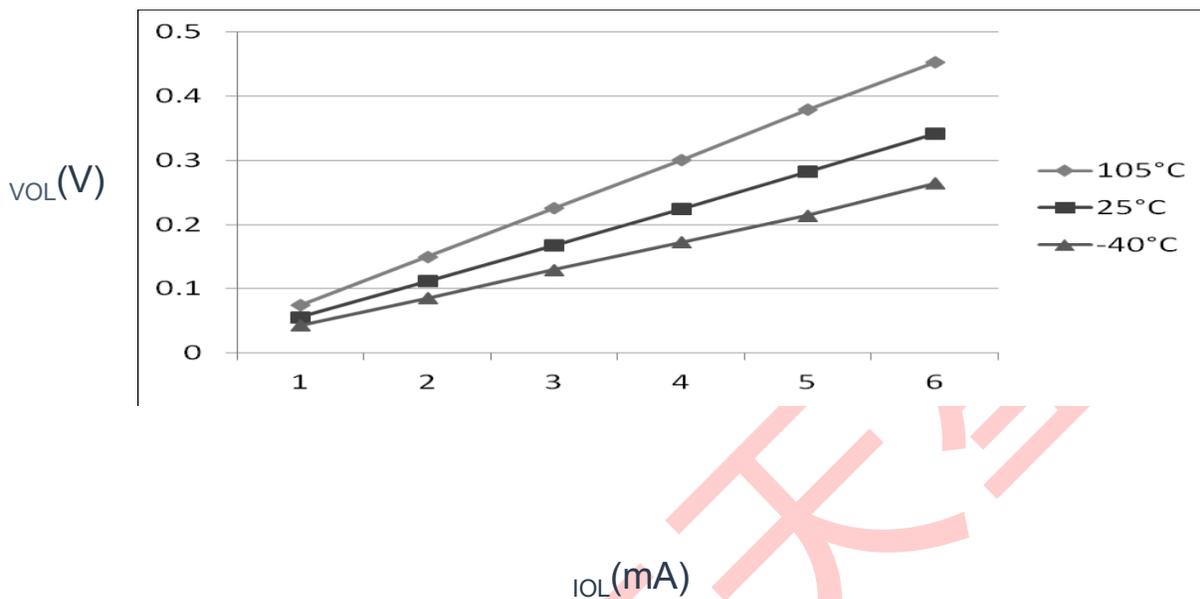


图 5.典型 V_{OL} Vs. I_{OL} (标准驱动强度) ($V_{DD} = 5V$)

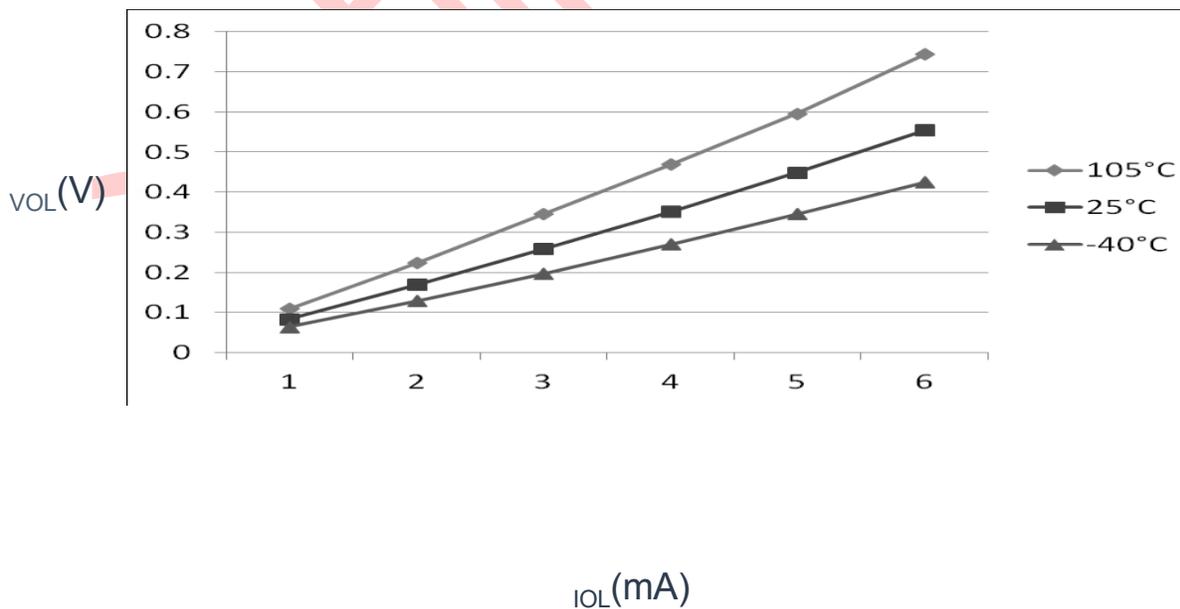


图 6.典型 V_{OL} Vs. I_{OL} (标准驱动强度) ($V_{DD} = 3V$)

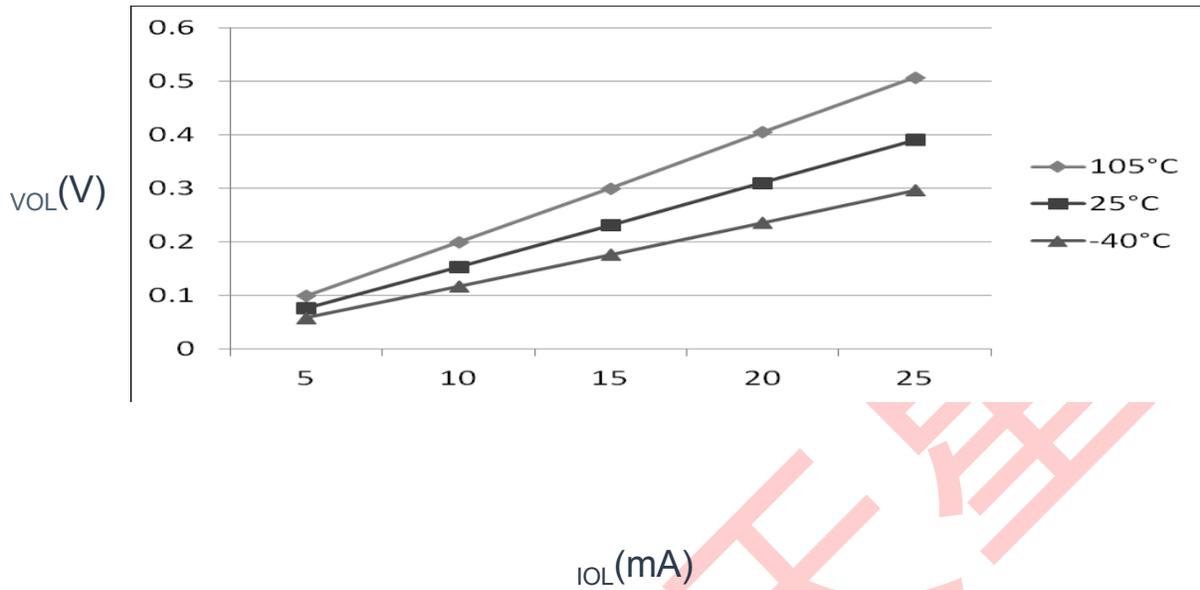


图 7.典型 V_{OL} Vs. I_{OL} (高驱动强度) ($V_{DD} = 5V$)

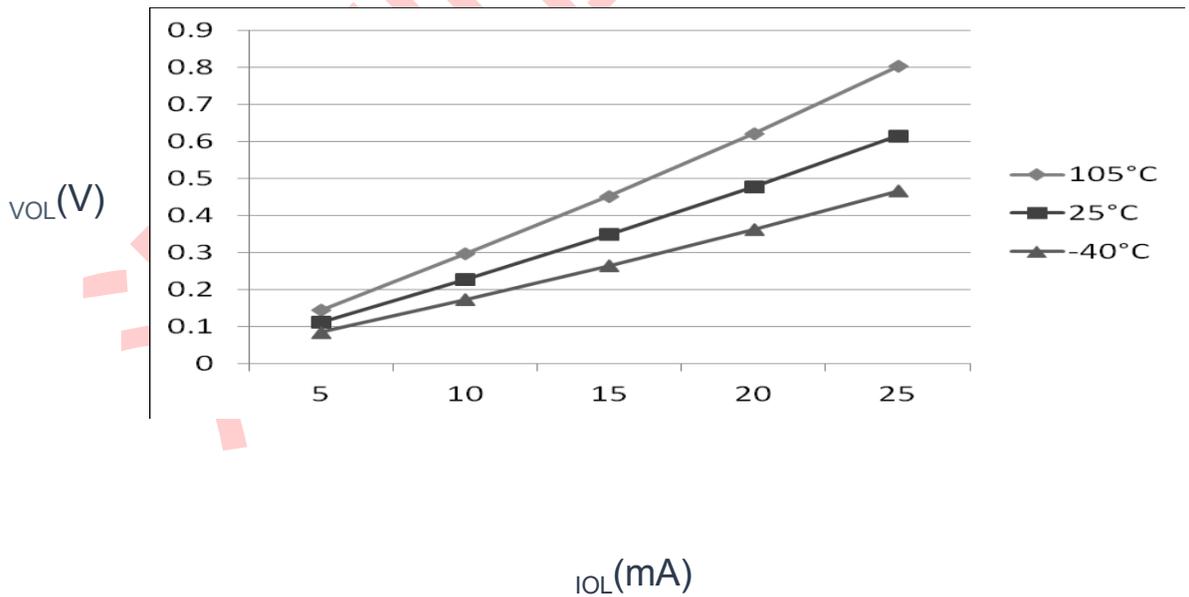


图 8.典型 V_{OL} Vs. I_{OL} (高驱动强度) ($V_{DD} = 3V$)

5.1.2 电源电流特性

本节包括各种运行模式下的电源电流信息。

表 5.电源电流特性

C	参数	符号	核心/总线 频率	V _{DD} (V)	典型 ¹	最大 ²	单位	温度
C	运行供电电流 FEI 模式，启 用所有模块时钟；从闪存运 行	里约热 内卢 _{DD}	40/20 兆赫	5	7.8	-	毫安	-40 至 105 °C
C			20/20 兆赫		6.7	-		
C			10/10 兆赫		4.5	-		
C			1/1 兆赫		1.5	-		
C		40/20 兆赫	3	7.7	-			
C		20/20 兆赫		6.6	-			
C		10/10 兆赫		4.4	-			
C		1/1 兆赫		1.45	-			
C	运行供电电流 FEI 模式，禁 用所有模块时钟；从闪存运 行	里约热 内卢 _{DD}	40/20 兆赫	5	6.3	-	毫安	-40 至 105 °C
C			20/20 兆赫		5.3	-		
C			10/10 兆赫		3.7	-		
C			1/1 兆赫		1.5	-		
C		40/20 兆赫	3	6.2	-			
C		20/20 兆赫		5.3	-			
C		10/10 兆赫		3.7	-			
C		1/1 兆赫		1.4	-			
C	运行供电电流 FBE 模式 ，启用所有模块时钟；从 RAM 运行	里约热 内卢 _{DD}	40/20 兆赫	5	10.3	-	毫安	-40 至 105 °C
P			20/20 兆赫		9	14.8		
C			10/10 兆赫		5.2	-		
C			1/1 兆赫		1.45	-		
C		40/20 兆赫	3	10.2	-			
P		20/20 兆赫		8.8	11.8			
C		10/10 兆赫		5.1	-			
C		1/1 兆赫		1.4	-			
C	运行供电电流 FBE 模式 ，禁用所有模块时钟；从 RAM 运行	里约热 内卢 _{DD}	40/20 兆赫	5	8.9	-	毫安	-40 至 105 °C
P			20/20 兆赫		8	12.3		
C			10/10 兆赫		4.4	-		

		非开关电气规格			
		1/1 兆赫		1.35	-
C		40/20 兆赫	3	8.8	-
P		20/20 兆赫		7.8	9.2
C		10/10 兆赫		4.2	-
		1/1 兆赫		1.3	-

下一页继续列表...

深圳南天恩智浦

表 5.电源电流特性 (续)

C	参数	符号	核心/总线 频率	V _{DD} (V)	典型 ¹	最大 ²	单位	温度
C	等待模式当前 FEI 模式, 启用所有模块时钟	W _I DD	40/20 兆赫	5	6.4	-	毫安	-40 至 105 °C
P			20/20 兆赫		5.5	-		
C			20/10 兆赫		3.5	-		
C			1/1 兆赫	1.4	-			
C			40/20 兆赫	3	6.3	-		
C			20/20 兆赫		5.4	-		
C			10/10 兆赫		3.4	-		
C	1/1 兆赫	1.4	-					
P	停止模式供电电流, 无激活	S _I DD	-	5	2	85	μA	-40 至 105 °C
P	时钟 (1 kHz LPO 时钟除外)) ³		-	3	1.9	80		-40 至 105 °C
C	ADC 加法器至停止 ADLPC = 1 ADLSMP = 1 ADCO = 1 模式 = 10B ADICLK = 11B	-	-	5	86 (64-, 44- 引脚封装)	-	μA	-40 至 105 °C
C				3	82 (64-, 44- 引脚封装)	-		
C	ACMP 加法器至停止	-	-	5	12	-	μA	-40 至 105 °C
C				3	12	-		
C	LVD 加法器至停止器 ⁴	-	-	5	128	-	μA	-40 至 105 °C
C				3	124	-		

1. 典型值一栏中的数据是在 5.0 V、25 °C 或典型推荐值下得出的。
2. 最大电流出现在 105 °C 的高温条件下。
3. RTC 加法器会导致 I_{DD} 增加, 典型值小于 1 μA; RTC 时钟源为 1 kHz LPO 时钟。
4. LVD 以 5% 的占空比定期从停止状态唤醒。周期等于或小于 2 毫秒。

5.1.3 EMC 性能

电磁兼容性 (EMC) 性能在很大程度上取决于 MCU 所处的环境。电路板的设计

和布局、电路拓扑结构的选择、外部元件的位置和特性以及 MCU 软件的运行都对 EMC 性能起着重要作用。系统设计人员必须参考 nxp.com 上的以下应用说明，以获得专门针对优化 EMC 性能的建议和指导。

- AN2321：设计电路板级电磁兼容性
- AN1050：使用 HCMOS 微控制器进行电磁兼容性 (EMC) 设计

深圳南天星

开关规格

- AN1263: 使用单芯片微控制器进行电磁兼容性设计
- AN2764: 提高基于微控制器应用的瞬态抗扰度性能
- AN1259: 在基于 MCU 的系统中降低噪声的系统设计和布局技术

5.1.3.1 EMC 辐射发射操作行为

表 6.64 引脚 QFP 封装的 EMC 辐射发射工作行为

符号	说明	频段 (兆赫)	类型	单位	说明
VRE1	辐射发射电压, 频带 1	0.15-50	14	dB μ V	1, 2
VRE2	辐射发射电压, 频带 2	50-150	15	dB μ V	
VRE3	辐射发射电压, 频带 3	150-500	3	dB μ V	
VRE4	辐射发射电压, 频带 4	500-1000	4	dB μ V	
VRE_IEC	IEC 级	0.15-1000	M	-	2, 3

1. 根据 IEC 标准 61967-1 《集成电路--电磁辐射测量, 150 kHz 至 1 GHz 第 1 部分》和 IEC 标准 61967-2 《集成电路--电磁辐射测量, 150 kHz 至 1 GHz 第 2 部分: 辐射发射测量--TEM》确定: 以及 IEC 标准 61967-2 《集成电路--电磁辐射测量, 150 kHz 至 1 GHz 第 2 部分: 辐射发射测量--TEM 单元和宽带 TEM 单元法》。测量是在微控制器运行基本应用代码时进行的。报告的辐射水平是每个频率范围内测量方向的最大测量辐射值, 四舍五入为下一个整数。
2. $V_{DD} = 5.0\text{ V}$, $T_A = 25\text{ }^\circ\text{C}$, $f_{OSC} = 10\text{ MHz}$ (晶体), $f_{BUS} = 20\text{ MHz}$
3. 根据 IEC 标准 61967-2 "辐射发射测量--TEM 小室和宽带 TEM 小室方法"附件 D 进行指定

5.2 开关规格

5.2.1 控制时间

表 7.控制时间

编号	C	评级	符号	最小	典型 ¹	最大	单位
1	D	系统和核心时钟	fSys	DC	-	40	兆赫
2	P	总线频率 ($t_{cyc} = 1/f$) _{Bus}	fBus	DC	-	20	兆赫
3	P	内部低功率振荡器频率	fLPO	0.67	1.0	1.25	千赫兹
4	D	外部复位脉冲宽度 ²	textrst	$1.5 \times t_{cyc}$	-	-	ns
5	D	复位低驱动	trstdrv	$34 \times t_{cyc}$	-	-	ns

6	D	IRQ 脉冲宽度	异步路径 ²	t _{LIH}	100	- 开关规格 -	ns
	D		同步路径 ³	t _{HIL}	1.5 × t _{cyc}	- -	ns

下一页继续列表...

深圳南天恩

表 7.控制时序 (续)

编号	C	评级	符号	最小	典型 ¹	最大	单位	
7	D	键盘中断脉冲宽度	异步路径 ²	t _{LIH}	100	-	-	ns
	D		同步路径	t _{HIL}	1.5 × t _{cyc}	-	-	ns
8	C	端口上升和下降时间 - 正常驱动强度 (负载 = 50 pF) ⁴	-	t _{Rise}	-	10.2	-	ns
	C		-	t _{Fall}	-	9.5	-	ns
	C	端口上升和下降时间 - 高驱动强度 (负载 = 50 pF) ⁴	-	t _{Rise}	-	5.4	-	ns
	C		-	t _{Fall}	-	4.6	-	ns

1. 除非另有说明，典型值基于 V_{DD} = 5.0 V、25 °C 时的特性数据。
2. 这是保证被识别为 RESET 引脚请求的最短脉冲。
3. 这是保证通过引脚同步电路的最小脉冲宽度。较短的脉冲可能会被识别，也可能不会被识别。在停止模式下，同步器被旁路，因此可以识别较短的脉冲。
4. 时序显示的是 20% V_{DD} 和 80% V_{DD} 的电平。温度范围 -40 °C 至 105 °C。



图 9.复位时序

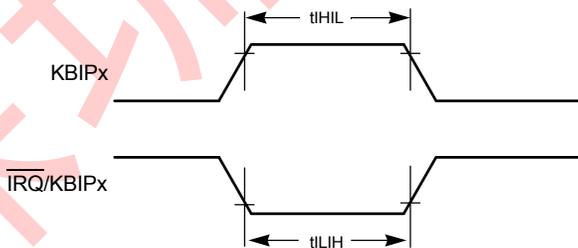


图 10.KBIPx 时序

5.2.2 FTM 模块计时

同步器电路可确定可识别的最短输入脉冲或可用作定时器计数器可选外部源的最快时钟。这些同步器根据当前总线速率时钟工作。

表 8.FTM 输入时序

C	功能	符号	最小	最大	单位
D	外部时钟频率	f _{TCLK}	0	f / 4 _{Bus}	赫兹
D	外部时钟周期	t _{TCLK}	4	-	tcyc

下一页继续列表...

深圳南天星

表 8.FTM 输入时序 (续)

C	功能	符号	最小	最大	单位
D	外部时钟高电平时 间	tclkh	1.5	-	tcyc
D	外部时钟低电平时 间	tclkl	1.5	-	tcyc
D	输入捕捉脉冲宽度	tICPW	1.5	-	tcyc

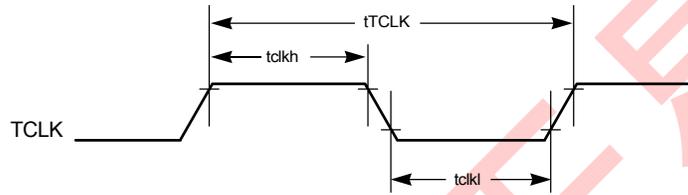


图 11.定时器外部时钟

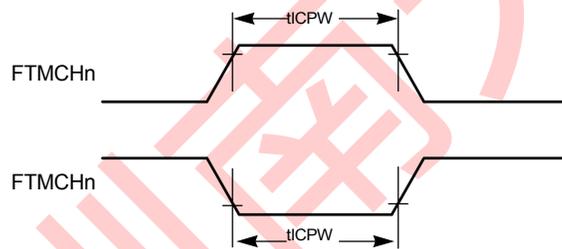


图 12.定时器输入捕获脉冲

5.3 散热规格

5.3.1 热运行要求

表 9.热运行要求

符号	说明	Min.	最大	单位	说明
T_J	芯片结温	-40	125	°C	
T_A	环境温度	-40	105	°C	1

1.只有当用户确保 T_J 不超过最大 T_J 时,才能超过最大 T_A 。确定 T_J 的最简单方法是: $T_J = T_A + \theta_{JA} \times \text{芯片功率耗散}$

5.3.2 热特性

本节提供有关工作温度范围、功率耗散和封装热阻的信息。与片上逻辑和稳压电路的功率耗散相比，I/O 引脚的功率耗散通常较小，而且功率耗散由用户决定，而不是由 MCU 设计控制。要在功率计算中考虑 $P_{I/O}$ ，请确定实际引脚电压与 V_{SS} 或 V_{DD} 之间的差值，然后乘以每个 I/O 引脚的引脚电流。除非引脚电流异常大（重负载），否则引脚电压与 V_{SS} 或 V_{DD} 之间的差值将非常小。

表 10.热属性

电路板类型	Symbo l	说明	64 LQFP	64 QFP	44 LQFP	32 LQFP	32 QFN	单位	说明
单层 (1S)	R θ JA	热阻，结点至环境（自然对流）	71	61	75	86	97	°C/W	1, 2
四层 (2s2p)	R θ JA	热阻，结点至环境（自然对流）	53	47	53	57	33	°C/W	1, 3
单层 (1S)	R θ JMA	热阻，结点至环境（200 英尺/分钟风速）	59	50	62	72	81	°C/W	1, 3
四层 (2s2p)	R θ JMA	热阻，结点至环境（200 英尺/分钟风速）	46	41	47	51	27	°C/W	1, 3
-	R θ JB	热阻，结点至电路板	35	32	34	33	12	°C/W	4
-	R θ JC	热阻，结点至外壳	20	23	20	24	1.3	°C/W	5
-	ψ JT	热特性参数，结点至封装顶部外中心（自然对流）	5	8	5	6	3	°C/W	6

1. 结温是芯片尺寸、芯片功率耗散、封装热阻、安装位置（电路板）温度、环境温度、气流、电路板上其他元件的功率耗散和电路板热阻的函数。
2. 根据 JEDEC JESD51-2 标准，水平放置单层电路板 (JESD51-3)。
3. 根据 JEDEC JESD51-6 标准，电路板 (JESD51-7) 水平放置。
4. 根据 JEDEC JESD51-8 标准，芯片与印刷电路板之间的热阻。电路板温度在靠近封装的电路板顶面测量。
5. 芯片与封装底部焊盘之间的热阻。界面电阻忽略不计。
6. 热特性参数，表示根据 JEDEC JESD51-2 标准封装顶部与结温之间的温差。如果没有希腊字母，则为热特性参

散热规格
数。

以°C为单位的芯片结平均温度 (T_J) 可由以下公式求得: $T_J = T_A +$

$(P_D \times \theta)_{JA}$

深圳南天恩智浦

在哪里？

T_A = 环境温度，°C

θ_{JA} = 封装热阻，结点至环境，°C/W $P_D = P_{int} + P_{I/O}$

$P_{int} = I_{DD} \times V_{DD}$ ，瓦特 - 芯片内部功率

$P_{I/O}$ = 输入和输出引脚的功率耗散 - 用户确定

在大多数应用中， $P_{I/O} \ll P_{int}$ 可以忽略。 P_D 和 T_J 之间的近似关系是（如果忽略 $P_{I/O}$ ）：

$P_D = K \div (T_J + 273 \text{ °C})$

将上述方程求出 K，得到

$K = P_D \times (T_A + 273 \text{ °C}) + \theta_{JA} \times (P_D)^2$

其中 K 是与特定部分有关的常数。K 可通过测量已知 T_A 时的 P_D （平衡时）来确定。利用此 K 值，通过对任意 T 值进行迭代求解，即可得到 P_D 和 T 的值。 J_A

6 外设操作要求和行为

6.1 核心模块

6.1.1 SWD 电器

表 11.SWD 全电压范围电气参数

符号	说明	Min.	最大	单位
	工作电压	2.7	5.5	V
J1	SWD_CLK 工作频率 • 串行线调试	0	20	兆赫

外设操作要求和行为

J2	SWD_CLK 周期	1/J1	-	ns
J3	SWD_CLK 时钟脉冲宽度 • 串行线调试	20	-	ns
J4	SWD_CLK 上升和下降时间	-	3	ns
J9	SWD_DIO 输入数据到 SWD_CLK 上升的设置时间	10	-	ns
J10	SWD_CLK 上升后的 SWD_DIO 输入数据保持时间	3	-	ns

下一页继续列表...

深圳南天恩智浦

表 11.SWD 全电压范围电气参数 (续)

符号	说明	Min.	最大	单位
J11	SWD_CLK 高电平至 SWD_DIO 数据有效	-	35	ns
J12	SWD_CLK 高电平至 SWD_DIO 高电平 Z	5	-	ns

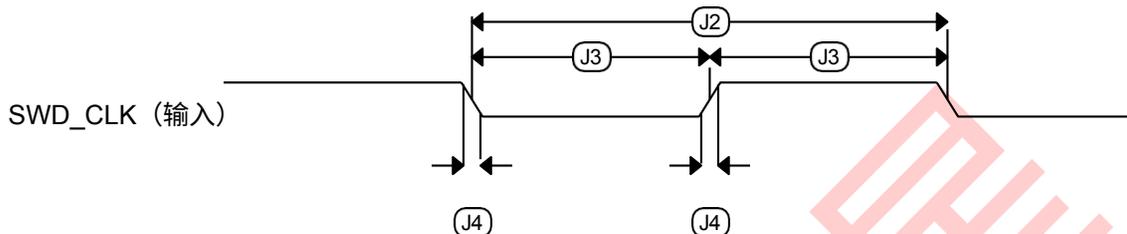


图 13.串行线时钟输入时序

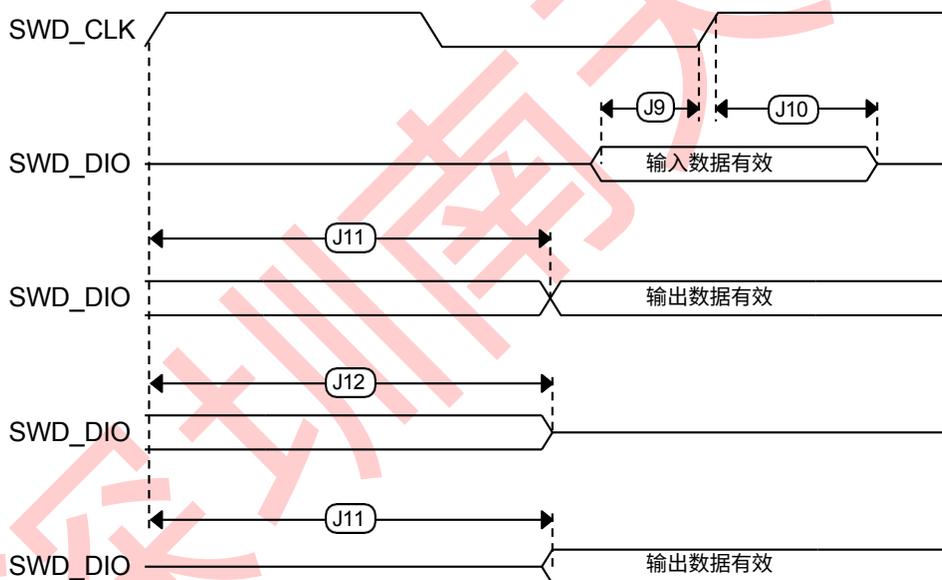


图 14.串行线数据时序

6.2 外部振荡器 (OSC) 和 ICS 特性

表 12.OSC 和 ICS 规格 (温度范围 = -40 至 105 °C 环境温度)

编号	C	特征	符号	最小	典型 ¹	最大	单位
----	---	----	----	----	-----------------	----	----

外设操作要求和行为

1	C	晶体或谐振器频率	低量程 (RANGE = 0)	花车	31.25	32.768	39.0625	千赫兹
	C		高量程 (RANGE = 1)	fhi	4	-	20	兆赫

下一页继续列表...

深圳南天恩智浦

表 12.OSC 和 ICS 规格 (温度范围 = -40 至 105 °C 环境温度) (续)

编号	C	特征		符号	最小	典型 ¹	最大	单位
2	D	负载电容器		C1、C2	见注释 ²			
3	D	反馈电阻	低频、低功耗模式 ³	R _F	-	-	-	MΩ
			低频高增益模式		-	10	-	MΩ
			高频、低功耗模式		-	1	-	MΩ
			高频、高增益模式		-	1	-	MΩ
4	D	串联电阻器 - 低频	低功耗模式 ³	R _S ²	-	0	-	kΩ
			高增益模式		-	200	-	kΩ
5	D	串联电阻器 - 高频	低功耗模式 ³	R _S ²	-	0	-	kΩ
			4 兆赫		-	0	-	kΩ
			8 兆赫		-	0	-	kΩ
			16 兆赫		-	0	-	kΩ
6	C	晶体启动时间低 量程 = 32.768 千赫 晶体; 高量程 = 20 MHz 晶体 ^{4,5}	低范围、低功率	t _{CSTL}	-	1000	-	毫秒
			低范围、高增益		-	800	-	毫秒
			高量程、低功率	t _{CSTH}	-	3	-	毫秒
			高量程、高增益		-	1.5	-	毫秒
7	T	内部基准启动时间		t _{IRST}	-	20	50	微秒
8	P	内部参考时钟 (IRC) 频率微调范围		f _{int_t}	31.25	-	39.0625	千赫兹
9	P	内部参考时钟频率, 出厂时已微调	T = 25 °C, V _{DD} = 5 V	f _{int_ft}	-	31.25	-	千赫兹
10	P	DCO 输出频率范围	FLL 参考 = f _{int_t} 、f _{lo} 或 f _{hi} /RDIV	f _{dco}	32	-	40	兆赫
11	P	出厂时已修整的内部振荡器精度 ⁶	T = 25 °C, V _{DD} = 5 V	Δf _{int_ft}	-0.5	-	0.5	%
12	C	在 T = 25 °C、V _{DD} = 5 V 条件下进行微调时, IRC 随温度变化的偏差	工作温度范围为 -40°C 至 105°C	Δf _{int_t}	-1	-	0.5	%
			工作温度范围为 0 °C 至 105°C	Δf _{int_t}	-0.5	-	0.5	%

外设操作要求和行为

13	C	使用出厂微调值的 DCO 输出频率精度	工作温度范围为 -40°C 至 105°C	Δf_{dco_ft}	-1.5	-	1	%
			工作温度范围为 0 °C 至 105°C	Δf_{dco_ft}	-1	-	1	

下一页继续列表...

深圳南天恩

表 12.OSC 和 ICS 规格 (温度范围 = -40 至 105 °C 环境温度) (续)

编号	C	特征	符号	最小	典型 ¹	最大	单位
14	C	FLL 采集时间 ^{4,7}	tAcquire	-	-	2	毫秒
15	C	DCO 输出时钟的长期抖动 (2 毫秒间隔的平均值) ⁸	CJitter	-	0.02	0.2	%fcco

1. 典型值一栏中的数据是在 5.0 V、25 °C 或典型推荐值下得出的。
2. 请参见晶体或谐振器制造商的建议。
3. 当 RANGE = HGO = 0 时，内部集成了负载电容器 (C₁, C₂)、反馈电阻器 (R_F) 和串联电阻器 (R_S)。
4. 该参数的特性并不在每个设备上进行测试。
5. 必须遵循正确的 PC 板布局程序才能达到规格要求。
6. 该精度是在恩智浦执行微调过程时的出厂微调偏差，但在室温下回流焊过程可能会导致 0.5% 的额外漂移。
7. 本规范适用于更改 FLL 基准源或基准分频器、更改微调值或从禁用 FLL (FBELP、FBILP) 到启用 FLL (FEI、FEE、FBE、FBI) 的任何时候。如果使用晶体/谐振器作为基准，本规范假定晶体/谐振器已经运行。
8. 抖动是在最大 f_{BUS} 的指定时间间隔内测得的与编程频率的平均偏差。测量是在器件由滤波电源供电并由稳定的外部时钟信号进行时钟控制的情况下进行的。通过 V_{DD} 和 V_{SS} 注入 FLL 电路的噪声以及晶体振荡器频率的变化会增加给定时间间隔内的 C_{Jitter} 百分比。

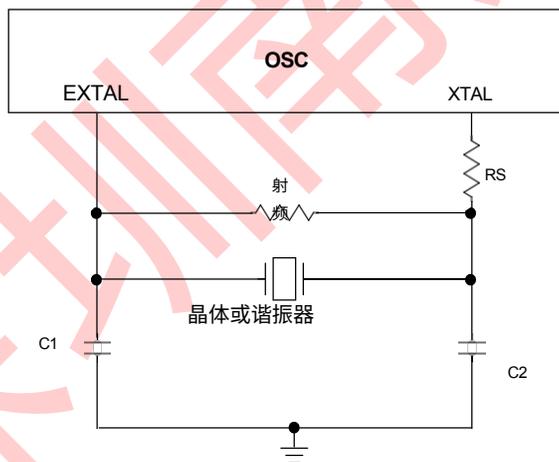


图 15. 典型晶体或谐振器电路

6.3 NVM 规格

本节详细介绍闪存和 EEPROM 存储器的编程/擦除时间和编程/擦除耐久性。

表 13. 闪存和 EEPROM 特性

外设操作要求和行为

C	特征	符号	Min ¹	典型 ²	Max ³	单位 ⁴
D	用于编程/擦除的电源电压 -40 °C 至 105 °C	Vprog/erase	2.7	-	5.5	V

下一页继续列表...

深圳南天恩

表 13.闪存和 EEPROM 特性 (续)

C	特征	符号	Min ¹	典型 ²	Max ³	单位 ⁴
D	读取操作的电源电压	阅读	2.7	-	5.5	V
D	NVM 总线频率	fNVMBUS	1	-	25	兆赫
D	NVM 工作频率	fNVMOP	0.8	1	1.05	兆赫
D	清除验证所有区块	tVFYALL	-	-	17338	tcyc
D	擦除验证闪存块	tRD1BLK	-	-	16913	tcyc
D	擦除验证 EEPROM 块	tRD1BLK	-	-	810	tcyc
D	擦除验证闪存部分	tRD1SEC	-	-	484	tcyc
D	擦除验证 EEPROM 部分	tDRD1SEC	-	-	555	tcyc
D	阅读一次	tRDONCE	-	-	450	tcyc
D	程序闪存 (2 个单词)	tPGM2	0.12	0.12	0.29	毫秒
D	程序闪存 (4 个单词)	tPGM4	0.20	0.21	0.46	毫秒
D	计划一次	tPGMONCE	0.20	0.21	0.21	毫秒
D	编程 EEPROM (1 字节)	tDPGM1	0.10	0.10	0.27	毫秒
D	编程 EEPROM (2 字节)	tDPGM2	0.17	0.18	0.43	毫秒
D	编程 EEPROM (3 字节)	tDPGM3	0.25	0.26	0.60	毫秒
D	编程 EEPROM (4 字节)	tDPGM4	0.32	0.33	0.77	毫秒
D	擦除所有区块	tERSALL	96.01	100.78	101.49	毫秒
D	擦除闪存块	tERSBLK	95.98	100.75	101.44	毫秒
D	擦除闪存扇区	tERSPG	19.10	20.05	20.08	毫秒
D	擦除 EEPROM 扇区	tERSPG	4.81	5.05	20.57	毫秒
D	不安全的 Flash	tUNSECU	96.01	100.78	101.48	毫秒
D	验证后门访问密钥	tVFYKEY	-	-	464	tcyc
D	设置用户保证金水平	tMLOADU	-	-	407	tcyc
C	闪存编程/擦除耐久性 T _L 至 T _H = -40 °C 至 105 °C	nFLPE	10 k	100 k	-	周期
C	EEPROM 编程/擦除耐久性 T _L 至 T _H = -40 °C 至 105 °C	nFLPE	50 k	500 k	-	周期
C	在平均结温 T _{Javg} = 85 °C 的条件下, 经过多达 10,000 次编程/擦除循环后, 数据保持不变	tD_ret	15	100	-	岁月

1. 最短时间基于最大 f_{NVMOP} 和最大 f_{NVMBUS}
2. 典型时间基于典型 f_{NVMOP} 和最大 f_{NVMBUS}

3. 最长时间基于典型 f_{NVMOP} 和典型 f_{NVMBUS} 加老化
4. $t_{cyc} = 1 / f_{NVMBUS}$

除正常 V_{DD} 电源外，编程和擦除操作不需要任何特殊电源。有关编程/擦除操作的详细信息，请参阅参考手册中的闪存模块部分。

深圳南天星

6.4 模拟

6.4.1 ADC 特性

表 14.5 V 12 位 ADC 工作条件

特点	条件	符号	最小	类型 1	最大	单位	评论
参考资料潜在的	• 低 • 高	VREFL	VSSA	-	VSSA	V	-
		VREFH	VDDA	-	VDDA	V	-
电源电压	绝对	VDDA	2.7	-	5.5	V	-
	三角洲至 $V_{DD} (V_{DD} - V)_{DDA}$	ΔV_{DDA}	-100	0	+100	mV	-
接地电压	三角洲至 $V_{SS} (V_{SS} - V)_{SSA}$	ΔV_{SSA}	-100	0	+100	mV	-
输入电压		瓦丁	VREFL	-	VREFH	V	-
输入电容		卡丁	-	4.5	5.5	pF	-
输入电阻		拉丁	-	3	5	k Ω	-
模拟源阻力	12 位模式	RAS	-	-	2	k Ω	MCU 外部
	• $f_{ADCK} > 4 \text{ MHz}$ • $f_{ADCK} < 4 \text{ MHz}$		-	-	5		
	10 位模式		-	-	5		
	• $f_{ADCK} > 4 \text{ MHz}$ • $f_{ADCK} < 4 \text{ MHz}$		-	-	10		
	8 位模式 (所有有效 f_{ADCK})		-	-	10		
ADC 转换时钟频率	高速 (ADLPC=0)	f_{ADCK}	0.4	-	8.0	兆赫	-
	低功耗 (ADLPC=1)		0.4	-	4.0		

1.除非另有说明，典型值假定 $V_{DDA} = 5.0 \text{ V}$ ，温度 = 25°C ， $f_{ADCK} = 1.0 \text{ MHz}$ 。典型值仅供参考，未经生产测试。

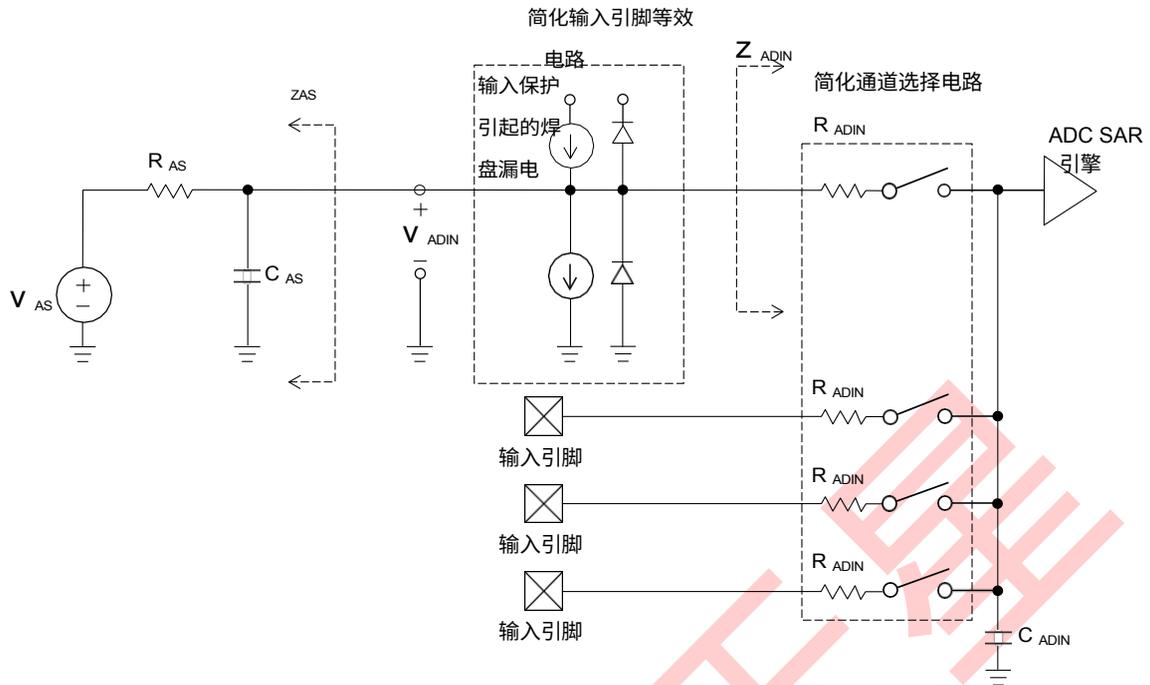


图 16.ADC 输入阻抗等效图 表 15.12 位 ADC 特性 ($V_{REFH} = V$,

特征	$V_{DDAREFL} = V$ 条件	C	符号	最小	类型 1	最大	单位
电源电流		T	IDDA	-	133	-	μA
ADLPC = 1 ADLSMP = 1 ADCO = 1							
电源电流		T	IDDA	-	218	-	μA
ADLPC = 1 ADLSMP = 0 ADCO = 1							
电源电流		T	IDDA	-	327	-	μA
ADLPC = 0 ADLSMP = 1 ADCO = 1							
电源电流		T	IDDA	-	582	990	μA
ADLPC = 0 ADLSMP = 0 ADCO = 1							
供电电流	停止、重置、关闭模 块	T	IDDA	-	0.011	1	μA
ADC 异步时钟源	高速 (ADLPC = 0)	P	fADACK	2	3.3	5	兆赫

深圳南天星

表 15. 12 位 ADC 特性 ($V_{REFH} = V_{DDA}$, $V_{REFL} = V_{SSA}$) (续)

特征	条件	C	符号	最小	类型 1	最大	单位
	低功耗 (ADLPC = 1)			1.25	2	3.3	
转换时间 (包括采样时间)	短样本 (ADLSMP = 0)	T	t_{ADC}	-	20	-	ADCK 循环
	长样本 (ADLSMP = 1)			-	40	-	
取样时间	短样本 (ADLSMP = 0)	T	t_{ADS}	-	3.5	-	ADCK 循环
	长样本 (ADLSMP = 1)			-	23.5	-	
未调整误差总数 ²	12 位模式 ³	T	ETUE	-	±3.6	-	LSB ₄
	10 位模式	P		-	±1.5	±2.0	
	8 位模式	T		-	±0.7	±1.0	
差分非连通性	12 位模式	T	DNL	-	±1.0	-	LSB ₄
	10 位模式 ⁵	P		-	±0.25	±0.5	
	8 位模式 ⁵	T		-	±0.15	±0.25	
积分非线性	12 位模式 ³	T	INL	-	±1.0	-	LSB ₄
	10 位模式	T		-	±0.3	±0.5	
	8 位模式	T		-	±0.15	±0.25	
零刻度 ^{误差6}	12 位模式	C	EZS	-	±2.0	-	LSB ₄
	10 位模式	P		-	±0.25	±1.0	
	8 位模式	T		-	±0.65	±1.0	
满量程误差 ⁷	12 位模式	T	外勤部	-	±2.5	-	LSB ₄
	10 位模式	T		-	±0.5	±1.0	
	8 位模式	T		-	±0.5	±1.0	
量化误差	≤12 位模式	D	E_Q	-	-	±0.5	LSB ₄
输入漏电流 ^{误差8}	所有模式	D	埃尔	输入 * RAS			mV
温度传感器斜率	-40 °C-25 °C	D	m	-	3.266	-	毫伏/摄氏度
	25 °C-125 °C			-	3.638	-	
温度传感器电压	25 °C	D	VTEMP25	-	1.396	-	V

1. 除非另有说明, 典型值假定 $V_{DDA} = 5.0\text{ V}$, 温度 = 25 °C, $f_{ADCK} = 1.0\text{ MHz}$ 。典型值仅供参考, 未经生产测试。
2. 包括量化
3. 该参数在 25 °C 至 50 °C 的温度范围内有效。

外设操作要求和行为

4. $1_{SD} = (V_{REFH} - V_{REFL})^{2n}$
5. 保证 10 位和 8 位模式下的单调性和无遗漏代码
6. $V_{ADIN} = V_{SSA}$
7. $V_{ADIN} = V_{DDA}$
8. I_{in} = 泄漏电流 (参见直流特性)

深圳南天星

6.4.2 模拟比较器 (ACMP) 电器

表 16.比较器电气规格

C	特征	符号	最小	典型	最大	单位
D	电源电压	VDDA	2.7	-	5.5	V
T	电源电流 (运行模式)	IDDA	-	10	20	μA
D	模拟输入电压	VAIN	$V_{SS} - 0.3$	-	VDDA	V
P	模拟输入偏移电压	VAIO	-	-	40	mV
C	模拟比较器滞后 (HYST=0)	V _H	-	15	20	mV
C	模拟比较器滞后 (HYST=1)	V _H	-	20	30	mV
T	电源电流 (关闭模式)	IDDAOFF	-	60	-	nA
C	传播延迟	t _D	-	0.4	1	微秒

6.5 通信接口

6.5.1 SPI 开关规格

串行外设接口 (SPI) 提供同步串行总线, 可进行主站和从站操作。许多传输属性都是可编程的。下表提供了经典 SPI 时序模式的时序特性。有关用于与速度较慢的外围设备通信的修改后传输格式的信息, 请参阅芯片参考手册的 SPI 章节。除非注明, 否则所有时序均以 20% V_{DD} 和 80% V_{DD} 以及所有 SPI 引脚上的 25 pF 负载为基准。所有时序均假定 SPI 输出引脚启用了高驱动强度。

表 17.SPI 主模式时序

Nu m.	符号	说明	Min.	最大	单位	评论
1	纳裤子弟	运行频率	$f / 2048_{Bus}$	$f / 2_{Bus}$	赫兹	f _{Bus} 是总线时钟
2	tSPSCK	SPSCK 期间	2 x t _{Bus}	2048 x t _{Bus}	ns	t _{Bus} = 1/f _{Bus}
3	tLead	启用周转时间	1/2	-	tSPSCK	-
4	tLag	启用滞后时间	1/2	-	tSPSCK	-

外设操作要求和行为

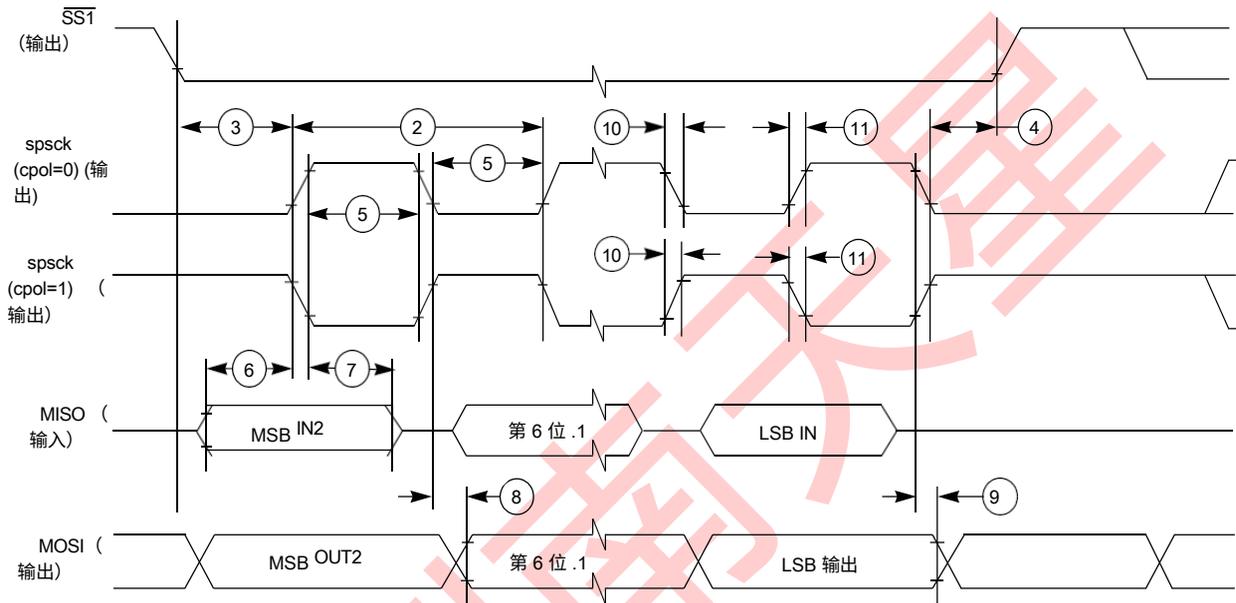
5	t_{WSPSCK}	时钟 (SPSCK) 高电平或低电平时间	$t_{Bus} - 30$	$1024 \times t_{Bus}$	ns	-
6	t_{SU}	数据设置时间 (输入)	8	-	ns	-
7	t_{HI}	数据保持时间 (输入)	8	-	ns	-
8	t_v	数据有效 (SPSCK 边沿后)	-	25	ns	-
9	t_{HO}	数据保持时间 (输出)	20	-	ns	-
10	t_{RI}	上升时间输入	-	$t_{Bus} - 25$	ns	-

下一页继续列表...

深圳南天恩智浦

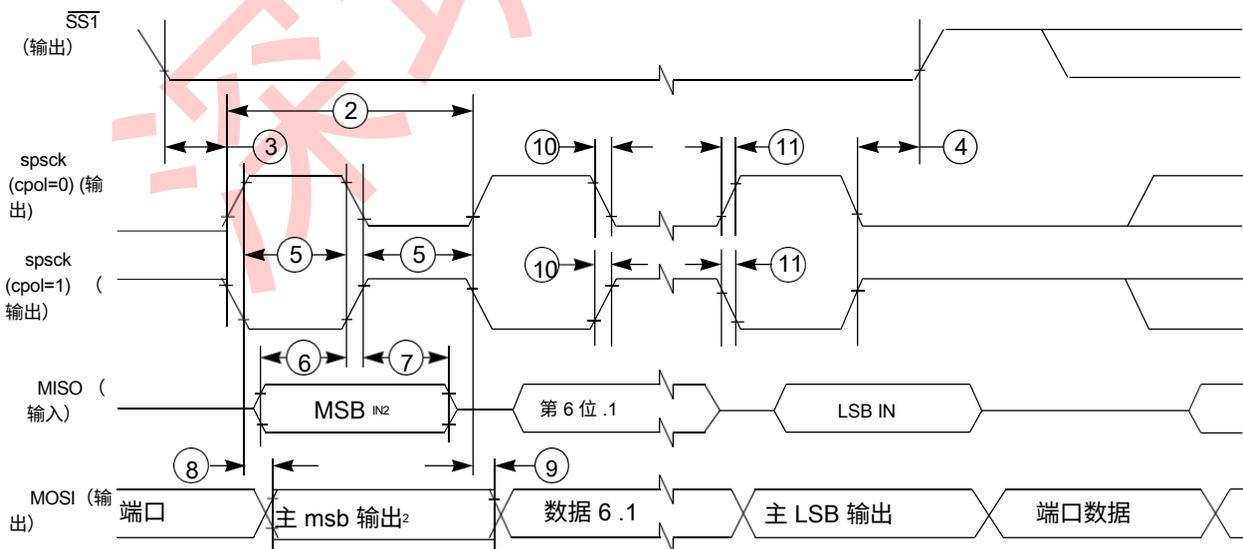
表 17.SPI 主模式时序 (续)

Num.	符号	说明	Min.	最大	单位	评论
	tFI	下降时间输入				
11	tRO	上升时间输出	-	25	ns	-
	tFO	下降时间输出				



1. 如果配置为输出。
2. LSBF = 0 时, 位顺序为 LSB、第 1 位、.....、第 6 位、MSB。

图 17.SPI 主模式时序 (CPHA=0)



1. If configured as output
2. LSBF = 0 时, 位顺序为 LSB、第 1 位、.....、第 6 位、MSB。

图 18.SPI 主站模式时序 (CPHA=1)



表 18.SPI 从模式时序

Nu m.	符号	说明	Min.	最大	单位	评论
1	纳姆子第	运行频率	0	$f / 4_{Bus}$	赫兹	f_{Bus} 是控制时序中定义的总线时钟。
2	tSPSCK	SPSCK 期间	$4 \times t_{Bus}$	-	ns	$t_{Bus} = 1/f_{Bus}$
3	tLead	启用准备时间	1	-	tBus	-
4	tLag	启用滞后时间	1	-	tBus	-
5	tWSPSCK	时钟 (SPSCK) 高电平或低电平时间	$t_{Bus} - 30$	-	ns	-
6	tSU	数据设置时间 (输入)	15	-	ns	-
7	tHI	数据保持时间 (输入)	25	-	ns	-
8	t_a	从站访问时间	-	tBus	ns	从高阻抗状态到数据激活的时间
9	磁盘	从站 MISO 禁用时间	-	tBus	ns	进入高阻抗状态的保持时间
10	t_v	数据有效 (SPSCK 边沿后)	-	25	ns	-
11	tHO	数据保持时间 (输出)	0	-	ns	-
12	tRI	上升时间输入	-	$t_{Bus} - 25$	ns	-
	tFI	下降时间输入	-			
13	tRO	上升时间输出	-	25	ns	-
	tFO	下降时间输出	-			

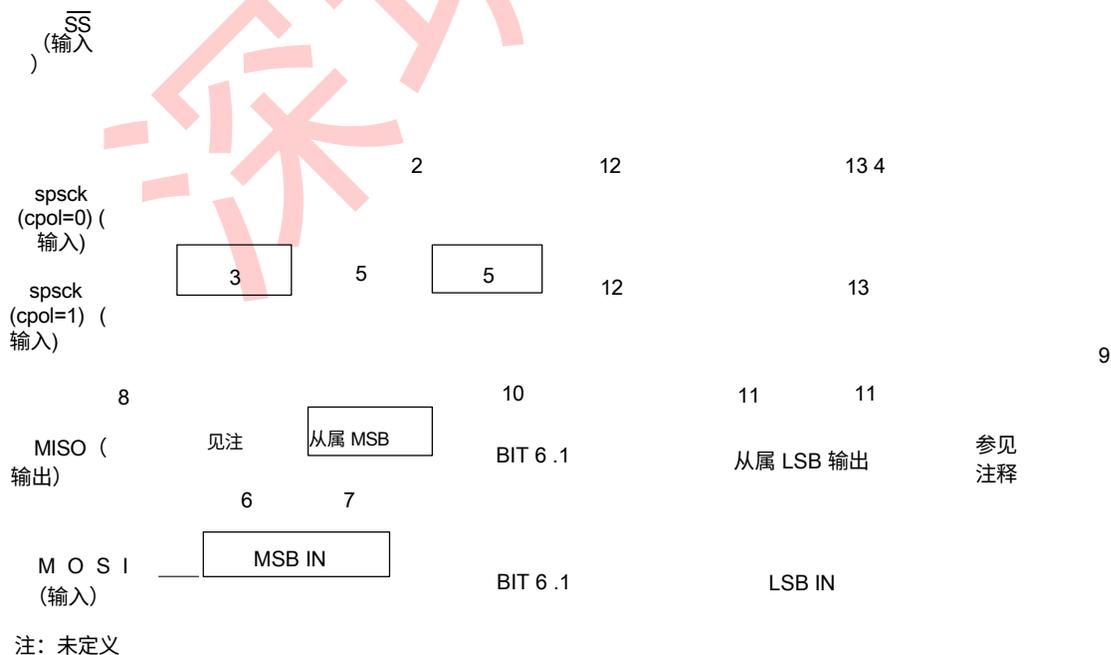
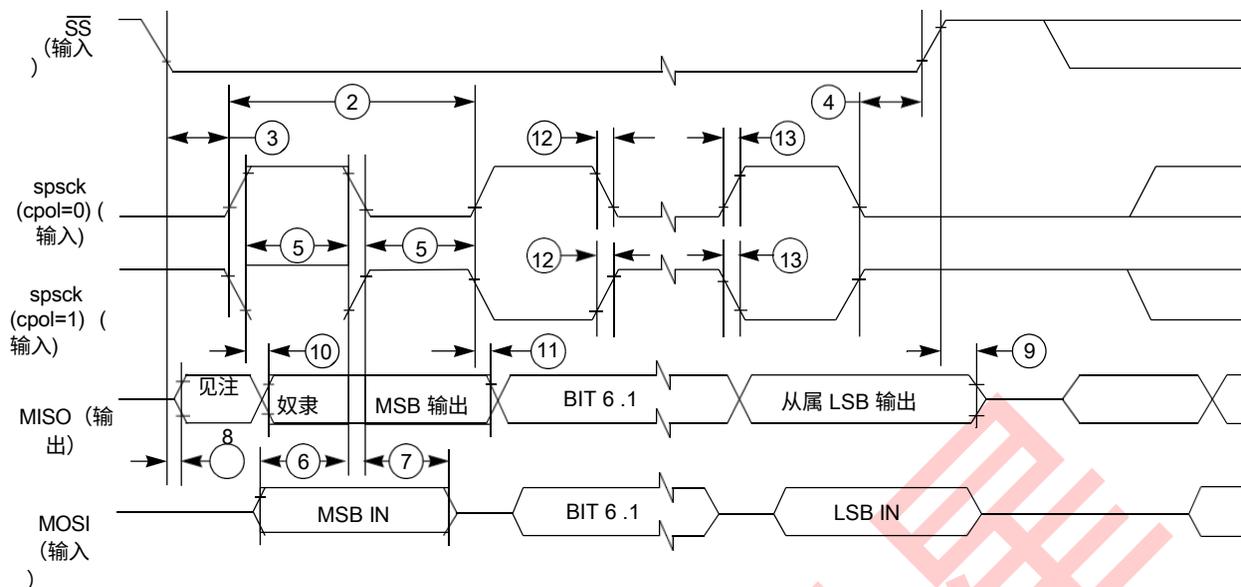


图 19.SPI 从模式时序 (CPHA = 0)

深圳南天恩智浦



注：未定义

图 20.SPI 从模式时序 (CPHA=1)

7 尺寸

7.1 获取套件尺寸

封装尺寸见封装图纸。

要查找软件包图纸，请访问 nxp.com，并对图纸文件编号执行关键字搜索：

如果您想获得该套餐的图纸	然后使用此文件编号
32 引脚 LQFP	98ASH70029A
32 引脚 QFN	98ASA00473D
44 引脚 LQFP	98ASS23225W
64 引脚 QFP	98ASB42844B
64 引脚 LQFP	98ASS23234W

8 引脚

8.1 信号复用和引脚分配

下表显示了每个引脚上可用的信号以及这些引脚在本文档所支持设备上的位置。

端口控制模块负责选择每个引脚上可用的 ALT 功能。

表 19.按封装引脚数分列的引脚可用性

引脚编号			最低优先级 -----<> 最高优先级				
64-QFP/ LQFP	44-LQFP	32- LQFP/QFN	端口引脚	备选 1	备选 2	备选 3	备选 4
1	1	1	PTD11	KBI1_P1	FTM2_CH3	SPI1_MOSI	-
2	2	2	PTD01	KBI1_P0	FTM2_CH2	SPI1_SCK	-
3	-	-	PTH7	-	-	-	-
4	-	-	PTH6	-	-	-	-
5	3	-	PTE7	-	FTM2_CLK	-	FTM1_CH1
6	4	-	PTH2	-	BUSOUT	-	FTM1_CH0
7	5	3	-	-	-	-	VDD
8	6	4	-	-	-	VDDA	VREFH2
9	7	5	-	-	-	-	VREFL
10	8	6	-	-	-	VSSA	VSS3
11	9	7	PTB7	-	I2C0_SCL	-	EXTAL
12	10	8	PTB6	-	I2C0_SDA	-	XTAL
13	11	-	-	-	-	-	VSS
14	-	-	PTH11	-	FTM2_CH1	-	-
15	-	-	PTH01	-	FTM2_CH0	-	-
16	-	-	PTE6	-	-	-	-
17	-	-	PTE5	-	-	-	-
18	12	9	PTB51	FTM2_CH5	SPI0_PCS0	ACMP1_OUT	-
19	13	10	PTB41	FTM2_CH4	SPI0_MISO	NMI	ACMP1_IN2
20	14	11	PTC3	FTM2_CH3	-	-	ADC0_SE11
21	15	12	PTC2	FTM2_CH2	-	-	ADC0_SE10
22	16	-	PTD7	KBI1_P7	UART2_TX	-	-
23	17	-	PTD6	KBI1_P6	UART2_RX	-	-
24	18	-	PTD5	KBI1_P5	-	-	-
25	19	13	PTC1	-	FTM2_CH1	-	ADC0_SE9
26	20	14	PTC0	-	FTM2_CH0	-	ADC0_SE8

27	-	-	PTF7	-	-	-	尺寸 ADC0_SE15
----	---	---	------	---	---	---	-----------------

下一页继续列表...

深圳南天星

表 19.按封装引脚数分列的引脚可用性 (续)

引脚编号			最低优先级 -----<> 最高优先级				
64-QFP/ LQFP	44-LQFP	32- LQFP/QFN	端口引脚	备选 1	备选 2	备选 3	备选 4
28	-	-	PTF6	-	-	-	ADC0_SE14
29	-	-	PTF5	-	-	-	ADC0_SE13
30	-	-	PTF4	-	-	-	ADC0_SE12
31	21	15	PTB3	KBI0_P7	SPI0_MOSI	FTM0_CH1	ADC0_SE7
32	22	16	PTB2	KBI0_P6	SPI0_SCK	FTM0_CH0	ADC0_SE6
33	23	17	PTB1	KBI0_P5	UART0_TX	-	ADC0_SE5
34	24	18	PTB0	KBI0_P4	UART0_RX	-	ADC0_SE4
35	-	-	PTF3	-	-	-	-
36	-	-	PTF2	-	-	-	-
37	25	19	PTA7	-	FTM2_FLT2	ACMP1_IN1	ADC0_SE3
38	26	20	PTA6	-	FTM2_FLT1	ACMP1_IN0	ADC0_SE2
39	-	-	PTE4	-	-	-	-
40	27	-	-	-	-	-	VSS
41	28	-	-	-	-	-	VDD
42	-	-	PTF1	-	-	-	-
43	-	-	PTF0	-	-	-	-
44	29	-	PTD4	KBI1_P4	-	-	-
45	30	21	PTD3	KBI1_P3	SPI1_PCS0	-	-
46	31	22	PTD2	KBI1_P2	SPI1_MISO	-	-
47	32	23	PTA34	KBI0_P3	UART0_TX	I2C0_SCL	-
48	33	24	PTA24	KBI0_P2	UART0_RX	I2C0_SDA	-
49	34	25	PTA1	KBI0_P1	FTM0_CH1	ACMP0_IN1	ADC0_SE1
50	35	26	PTA0	KBI0_P0	FTM0_CH0	ACMP0_IN0	ADC0_SE0
51	36	27	PTC7	-	UART1_TX	-	-
52	37	28	PTC6	-	UART1_RX	-	-
53	-	-	PTE3	-	SPI0_PCS0	-	-
54	38	-	PTE2	-	SPI0_MISO	-	-
55	-	-	PTG3	-	-	-	-
56	-	-	PTG2	-	-	-	-
57	-	-	PTG1	-	-	-	-
58	-	-	PTG0	-	-	-	-
59	39	-	PTE11	-	SPI0_MOSI	-	-
60	40	-	PTE01	-	SPI0_SCK	FTM1_CLK	-
61	41	29	PTC5	-	FTM1_CH1	-	RTCO
62	42	30	PTC4	RTCO	FTM1_CH0	ACMP0_IN2	SWD_CLK
63	43	31	PTA5	IRQ	FTM0_CLK	-	重置
64	44	32	PTA4	-	ACMP0_OUT	-	SWD_DIO

引脚

1. 作为输出时，这是一个大电流驱动引脚。

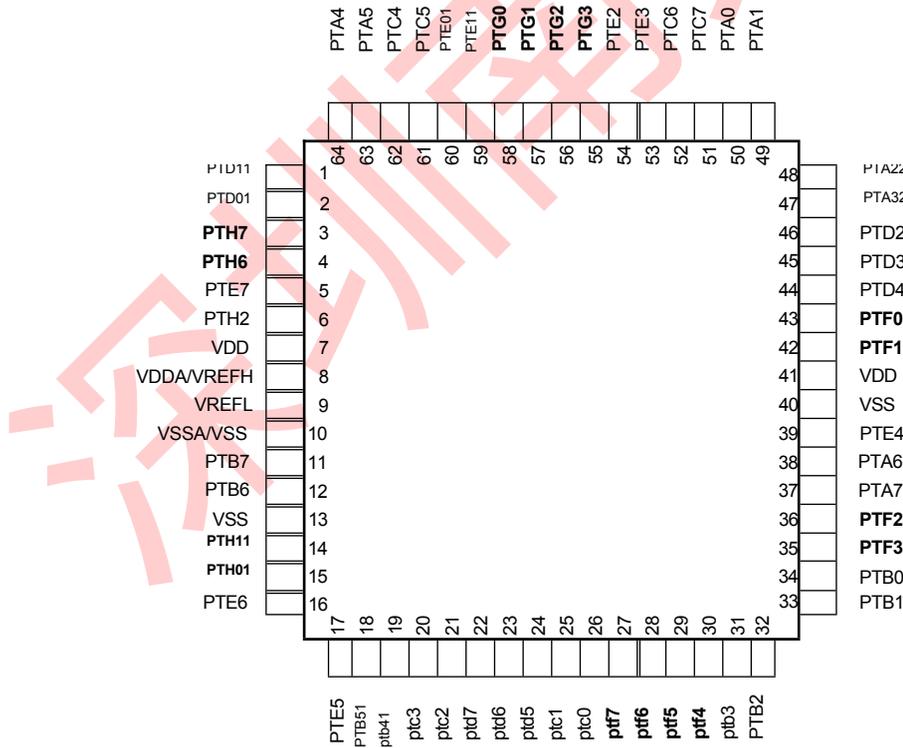
深圳南天星

2. VREFH 和 VDDA 内部相连。
3. VSSA 和 VSS 内部相连。
4. 作为输出时，这是一个真正的开漏引脚。

备注

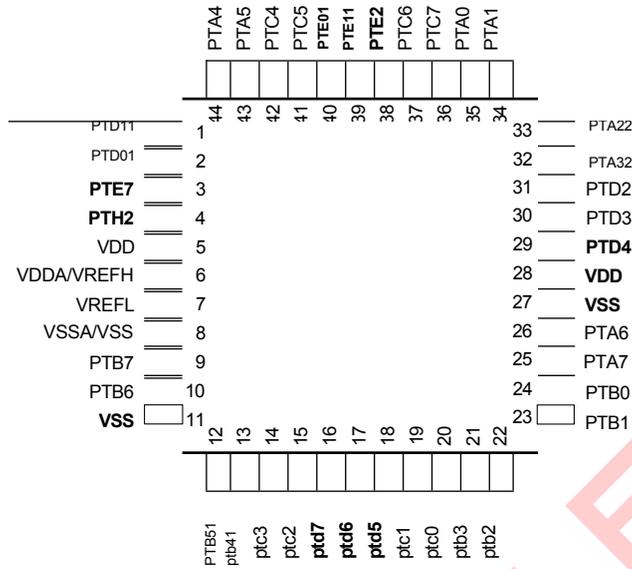
在首次启用替代功能时，模块有可能获得一个虚假边沿。用户软件必须在启用中断前清除所有相关标志。表 19 说明了启用多个模块时的优先级。优先级最高的模块将控制引脚。在已启用较低优先级功能的情况下选择较高优先级的引脚功能，可能会对较低优先级模块造成虚假边沿。在启用另一个模块之前，请禁用共享一个引脚的所有模块。

8.2 设备引脚分配



引脚数较少的封装不提供**粗体**引脚。
 1. 高源/汇电流引脚
 2. 真正的漏极开路引脚

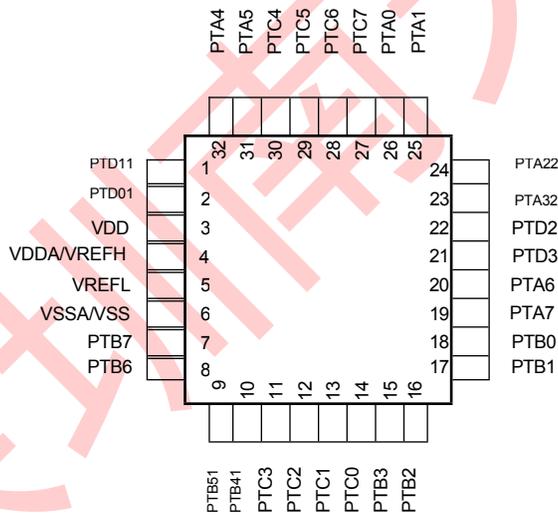
图 21.64 引脚 QFP/LQFP 封装



引脚数较少的封装不提供**粗体**引脚。

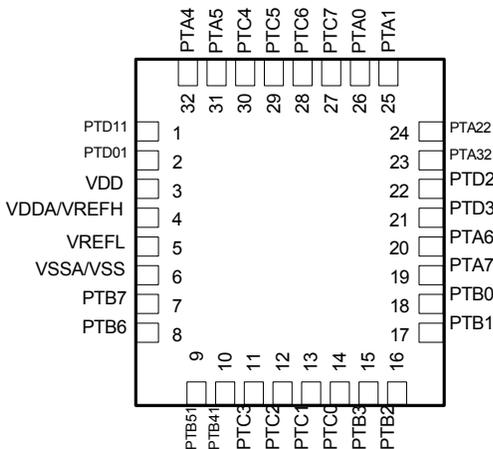
1. 高源/汇电流引脚
2. 真正的漏极开路引脚

图 22.44 引脚 LQFP 封装



1. 高源/汇电流引脚
2. 真正的漏极开路引脚

图 23.32 引脚 LQFP 封装



- 1. 高源/汇电流引脚
- 2. 真正的漏极开路引脚

图 24.32 引脚 QFN 封装

9 修订历史

下表列出了本文件的修订历史。

表 20.修订历史

修订编号	日期	重大变化
2	3/2014	首次公开发布。
3	10/2014	<ul style="list-style-type: none"> • 新增 32 引脚 QFN 封装信息 • 更新引脚 • 在首页更新了 UART、KBI 和 ADC 的主要功能 • 添加了对最大供电电流特性的说明 • 更新了 EMC 辐射发射工作行为中的脚注 $f_{OSC} = 10\text{ MHz}$ (晶体) • 新增热运行要求部分 • 更新的 NVM 规格 • 在 ADC 特性中添加了参考电位 • 在 SPI 开关规格中更新为 "所有时序均假定 SPI 输出引脚启用了高驱动强度"。
4	07/2016	<ul style="list-style-type: none"> • 更新了 12 位模式下 E_{TUE} 的典型值，并在 ADC 特性中添加了关于 12 位模式下 E_{TUE} 和 INL 的说明。

5	01/2019	<ul style="list-style-type: none"> 为直流特性中的工作电压添加了 "最大电源斜率为 500 V/ms " 的脚注。 添加了外部振荡器 (OSC) 和 ICS 特性中 Δf_{int_ft} 的脚注。
6	12/2019	<ul style="list-style-type: none"> 更新了直流特性中有关工作电压的脚注。

深圳南天星

如何联系我们

主页：
nxp.com

网络支持：
nxp.com/support

本文档中的信息仅用于帮助系统和软件实施人员使用恩智浦产品。本文档不授予任何明示或暗示的版权许可，以根据本文档中的信息设计或制造任何集成电路。恩智浦保留在不另行通知的情况下对本文档中的任何产品进行修改的权利。

恩智浦对其产品是否适用于任何特定用途不作任何担保、陈述或保证，也不承担因应用或使用任何产品或电路而产生的任何责任，并明确声明不承担任何及所有责任，包括但不限于间接或附带损害赔偿。恩智浦数据表和/或规格中提供的“典型”参数在不同的应用中可能会有所不同，实际性能也可能随时间而变化。所有操作参数，包括“典型值”，必须由客户的技术专家针对每个客户应用进行验证。恩智浦不转让其专利权或他人权利下的任何许可。恩智浦根据标准销售条款和条件销售产品，这些条款和条件可在以下地址找到：nxp.com/SalesTermsandConditions。

虽然恩智浦已实施了先进的安全功能，但所有产品都可能存在未发现的漏洞。客户有责任对其应用程序和产品进行设计和操作，以减少这些漏洞对客户应用程序和产品的影响，恩智浦对发现的任何漏洞不承担任何责任。客户应实施适当的设计和操作保障措施，以最大限度地降低与其应用和产品相关的风险。

恩智浦、恩智浦徽标、NXP SECURE CONNECTIONS FOR A SMARTER WORLD、COOLFLUX、EMBRACE、GREENCHIP、HITAG、ICODE、JCOP、LIFE VIBES、MIFARE、MIFARE CLASSIC、MIFARE DESFire、MIFARE PLUS、MIFARE FLEX、MANTIS、MIFARE ULTRALIGHT、MIFARE4MOBILE、MIGLO、NTAG、ROADLINK、SMARTLX、SMARTMX、STARPLUG、TOPFET、

TRENCHMOS、UCODE、飞思卡尔、飞思卡尔徽标、AltiVec、CodeWarrior、ColdFire、ColdFire+、高能解决方案徽标、Kinetis、Layerscape、MagniV、mobileGT、PEG、PowerQUICC、处理器专家、QorIQ、QorIQ Qonverge、SafeAssure、SafeAssure 徽标、StarCore、Symphony、VortiQa、Vybrid、Airfast、BeeKit、BeeStack、CoreNet、Flexis、MXC、Platform in a Package、QUICC Engine、Tower、TurboLink、EdgeScale、EdgeLock、eIQ 和 Immersive3D 是恩智浦的商标。

B.V.所有其他产品或服务名称均为其各自所有者的财产。AMBA、Arm、Arm7、Arm7TDMI、Arm9、Arm11、Artisan、big.LITTLE、Cordio、CoreLink、CoreSight、Cortex、DesignStart、DynamIQ、Jazelle、Keil、Mali、Mbed、Mbed Enabled、NEON、POP、RealView、SecurCore、Socrates、Thumb、TrustZone、ULINK、ULINK2、ULINK-ME、ULINK-PLUS、ULINKpro、µVision、Versatile 是 Arm Limited（或其子公司）在美国和/或其他地方的商标或注册商标。相关技术可能受到任何或所有专利、版权、设计和商业秘密的保护。保留所有权利。Oracle 和 Java 是 Oracle 和/或其附属公司的注册商标。Power Architecture 和 Power.org 文字标记以及 Power 和 Power.org 徽标和相关标记是 Power.org 许可的商标和服务标记。

©2013-2020 NXP B.V.

arm



深圳市南天星